



**Pracoviště:** Regionální inovační centrum elektrotechniky

**Výzkumná zpráva č.:** 22190-043-2011

## **ČTYŘ-ÚROVŇOVÝ MĚNIČ S PLOVOUCÍMI KONDENZÁTORY OŽIVENÍ LABORATORNÍHO PROTOTYPU**

**Druh úkolu:** Vědecko-výzkumný  
**Řešitelé:** Ing. M. Zeman, Doc. Ing. Z. Peroutka, Ph.D.  
**Vedoucí úkolu:** Doc. Ing. Z. Peroutka, Ph.D.  
**Počet stran:** 19  
**Datum vydání:** březen 2011  
**Revize:** 1

Zpráva byla vypracována s podporou grantového projektu Technologické agentury ČR TA 01010863 a za podpory Ministerstva školství, mládeže a tělovýchovy České republiky, SGS-2010-037.

## Anotace

Tato výzkumná zpráva je zaměřena na oživování nově navrženého a sestaveného laboratorního prototypu 4-úrovňového měniče s plovoucími kondenzátory. Zpráva obsahuje zapojení výkonového obvodu včetně parametrů zátěže a doporučeného balančního filtru. Pro testování byla zvolena jednoduchá modulace PS-PWM, zajišťující přirozené balancování plovoucích kondenzátorů. Chování navrženého testovacího obvodu bylo ověřeno simulačně. Následně byla s využitím DSP TMS320F28335 vytvořena řídicí jednotka pro řízení jedné větve měniče.

## Klíčová slova

Měnič s plovoucími kondenzátory, PS-PWM, DSP TMS320F28335, balanční filtr.

## Obsah

|                                                        |    |
|--------------------------------------------------------|----|
| ÚVOD .....                                             | 3  |
| 1 ČTYŘ-ÚROVŇOVÝ MĚNIČ S PLOVOUCÍMI KONDENZÁTORY .....  | 4  |
| 1.1 Laboratorní prototyp 4L-FLC měniče - oživení ..... | 5  |
| 1.2 Řízení 4L-FLC měniče pomocí PS-PWM .....           | 6  |
| 1.3 Balanční filtr .....                               | 8  |
| 2 SIMULAČNÍ VÝSLEDKY .....                             | 9  |
| 3 IMPLEMENTACE PS-PWM DO DSP .....                     | 13 |
| ZÁVĚR .....                                            | 17 |
| LITERATURA .....                                       | 18 |
| HISTORIE REVIZÍ .....                                  | 19 |

## Úvod

Tato výzkumná zpráva je zaměřena na oživování nově navrženého a sestaveného laboratorního prototypu 4-úrovňového měniče s plovoucími kondenzátory (4L-FLC).

V první části zprávy je představena topologie 4-úrovňového měniče s plovoucími kondenzátory a její zapojení pro oživení a první testy. Dále je vysvětlen princip zvolené modulační metody PS-PWM a jsou uvedeny simulační výsledky.

V druhé části zprávy je popsána implementace PS-PWM do DSP TMS320F28335. Správná funkce řídicí jednotky je doložena oscilogramy spínacích pulzů.

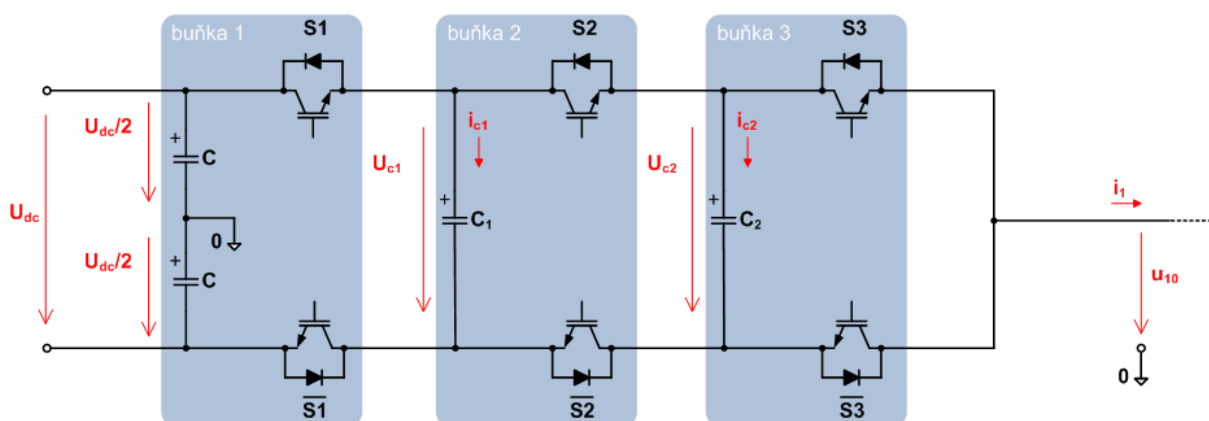
## 1 Čtyř-úrovňový měnič s plovoucími kondenzátory

Struktura jedné větve 4-úrovňového měniče s plovoucími kondenzátory je zobrazena na obr. 1, jedná se o tzv. buňkové schéma, používané pro snazší vysvětlení řízení měniče. Každá buňka se skládá z dvojice spínacích prvků a kondenzátoru. Spínací prvky v rámci buňky jsou řízeny vždy komplementárně (kromě stavu všech vypnutých prvků). Pro správnou funkci měniče musí být napětí na plovoucích kondenzátorech udržováno na následujících hodnotách

$$U_{c1} = \frac{2}{3}U_{dc} \quad [V], \quad (1)$$

$$U_{c2} = \frac{1}{3}U_{dc} \quad [V]. \quad (2)$$

Udržování napětí plovoucích kondenzátorů na předepsaných hodnotách je v literatuře nazýváno jako balancování plovoucích kondenzátorů.



obr. 1 Buňkové schéma jedné větve 4-úrovňového měniče s plovoucími kondenzátory

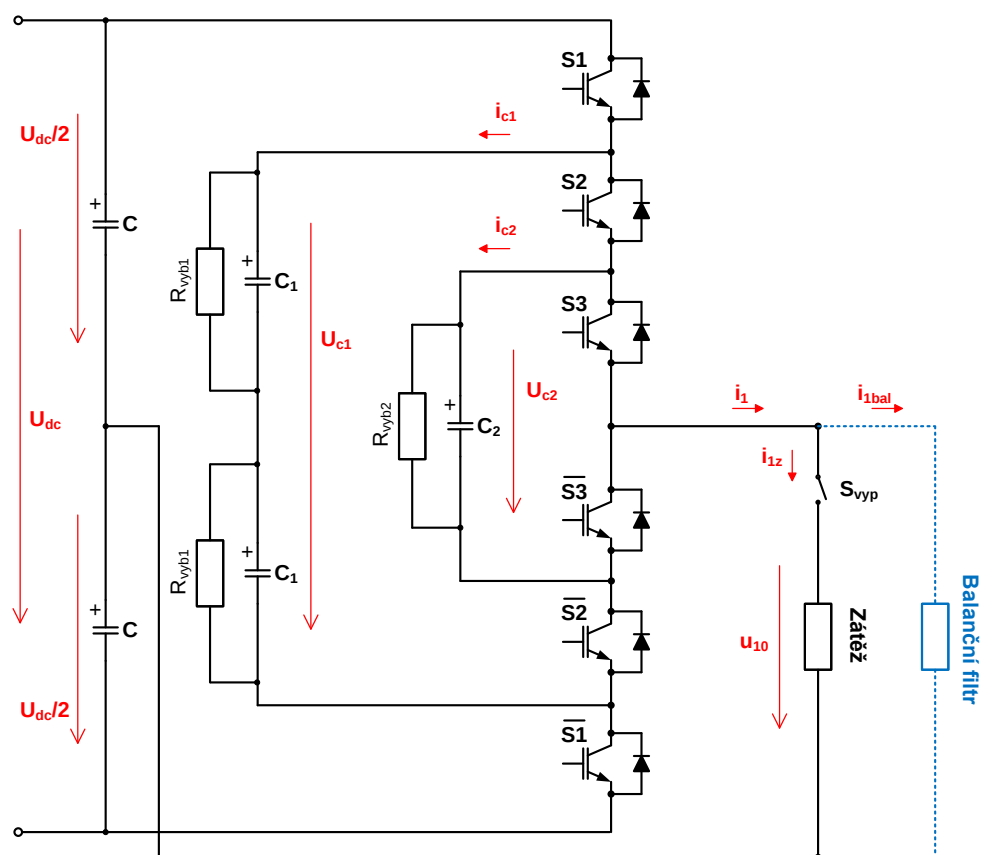
Kombinace sepnutí prvků větve měniče udává výslednou hladinu fázového napětí měniče  $u_{10}$ . Jak název napovídá, 4L-FLC měnič disponuje čtyřmi hladinami napětí  $u_{10}$ . V tab. 1 je souhrn všech možných spínacích kombinací větve měniče a jejich příslušná hladina napětí  $u_{10}$ .

tab. 1 Tabulka spínacích kombinací jedné větve 4-úrovňového měniče s plovoucími kondenzátory

| S1 | S2 | S3 | $u_{10}$            |
|----|----|----|---------------------|
| 1  | 1  | 1  | $\frac{U_{dc}}{2}$  |
| 1  | 1  | 0  | $\frac{U_{dc}}{6}$  |
| 1  | 0  | 1  |                     |
| 0  | 1  | 1  |                     |
| 1  | 0  | 0  | $-\frac{U_{dc}}{6}$ |
| 0  | 1  | 0  |                     |
| 0  | 0  | 1  |                     |
| 0  | 0  | 0  | $-\frac{U_{dc}}{2}$ |

### 1.1 Laboratorní prototyp 4L-FLC měniče - oživení

Navržený laboratorní prototyp 4L-FLC měniče je trojfázový. Pro oživení měniče a jeho první testy byla zvolena pouze jedna větev měniče. Výkonové schéma zapojení jedné větve měniče je uvedeno na obr. 2, základní parametry jsou uvedeny v tab. 2.



obr. 2 Zapojení jedné větve 4L-FLC měniče pro účely oživení a prvních testů

tab. 2 Základní parametry laboratorního prototypu 4L-FLC měniče

|                         |        |                                                 |
|-------------------------|--------|-------------------------------------------------|
| <b>C</b>                | 2,2 mF | kapacita vstupního kondenzátoru                 |
| <b>C<sub>1</sub></b>    | 4,7 mF | kapacita plovoucího kondenzátoru C <sub>1</sub> |
| <b>C<sub>2</sub></b>    | 2,2 mF | kapacita plovoucího kondenzátoru C <sub>2</sub> |
| <b>R<sub>vyb1</sub></b> | 15 kΩ  | vybíjecí odpor kondenzátoru C <sub>1</sub>      |
| <b>R<sub>vyb2</sub></b> | 100 kΩ | vybíjecí odpor kondenzátoru C <sub>2</sub>      |

## 1.2 Řízení 4L-FLC měniče pomocí PS-PWM

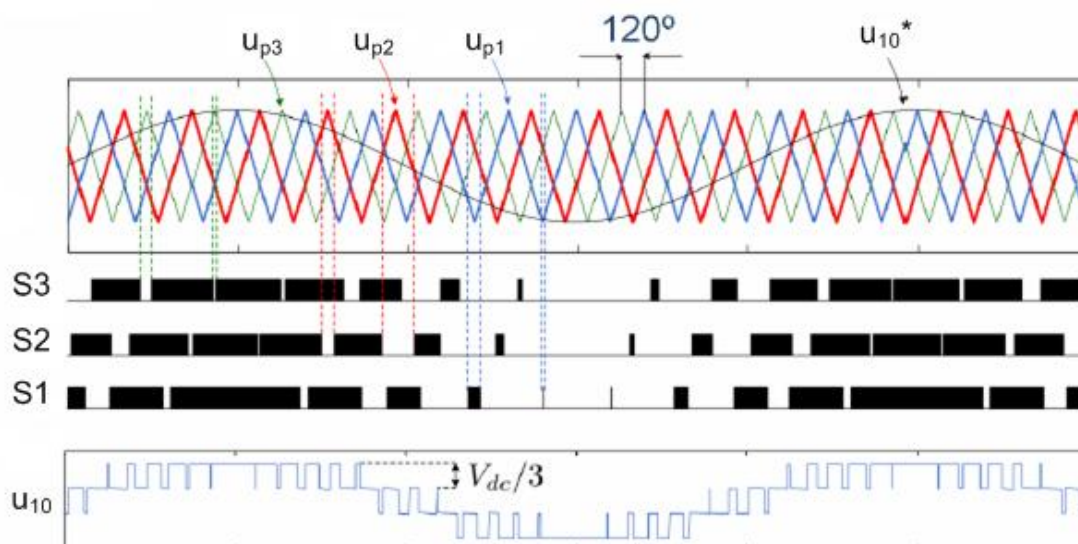
Pro oživení měniče byla zvolena modulace PS-PWM [1] - [3]. PS-PWM byla zvolena zejména z následujících důvodů:

- jednoduchý princip modulace,
- nenáročná implementace modulace do DSP,
- zajišťuje přirozené balancování plovoucích kondenzátorů bez nutnosti přídavných balancovacích algoritmů.

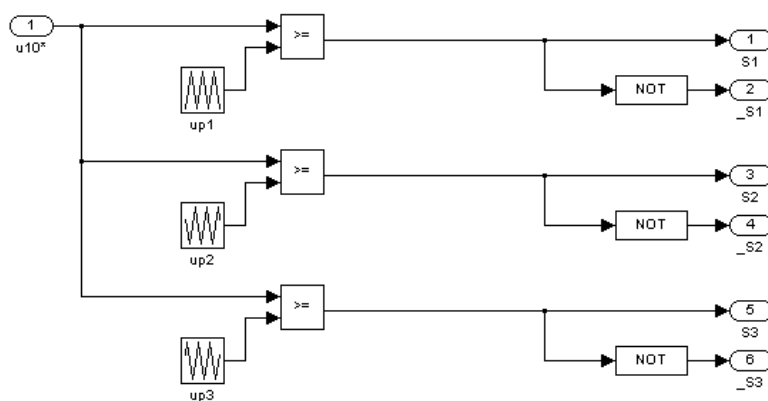
Princip modulace je následující, každá buňka má svůj vlastní nosný signál (symetrickou pilu  $u_p$ ) a modulační signál  $u_{10}^*$  je pro všechny společný. Nosné pily mají stejnou velikost, ale jsou mezi sebou fázově posunuty. Princip modulace je patrný z obr. 3 a obr. 4. Nejmenšího harmonického zkreslení výstupního napětí je dosaženo při posunutí nosných pil o úhel daný rovnicí (3) [1].

$$\delta = \frac{2\pi}{N-1}. \quad (3)$$

Tedy v našem případě je ideální posunutí nosných signálů 120°.



obr. 3 Princip PS-PWM pro 4-úrovňový měnič s plovoucími kondenzátory (obr. převzat z [2])



obr. 4 Principiální blokové schéma modulátoru PS-PWM pro jednu větev 4L-FLC měniče (Matlab/Simulink)

Jak již bylo naznačeno výše, řízení měniče pomocí PS-PWM zajišťuje přirozené samo-balancování plovoucích kondenzátorů. Velkou výhodou uvedené metody je také rovnoměrné rozdělení spínacích ztrát mezi všechny prvky měniče. Mezi nevýhody patří především větší harmonické zkreslení výstupního napětí a horší dynamická odezva samo-balancování (v porovnání s jinými metodami PWM pro víceúrovňové měniče - například PD-PWM) [3].

### 1.3 Balanční filtr

Pro zlepšení dynamických vlastností přirozeného samo-balancování je vhodné použít tzv. balanční filtr – vychází z principu přirozeného samo-balancování, viz [4]. Jedná se o RL případně RLC článek naladěný na nosnou frekvenci PWM a připojený paralelně k zátěži. Balanční filtr zajišťuje vysokou impedanci v oblasti nízkých frekvencí (oblast frekvence signálu  $u_{10}^*$ ) a nízkou impedanci v oblasti spínací frekvence a jejích násobků. Tím je v podstatě zajištěna nezávislost odezvy samo-balancování plovoucích kondenzátorů na impedanci zátěže. Na obr. 6 je znázorněno schéma zapojení balančního filtru u 3f FLC měniče. Střed balančního filtru nemusí být vyveden, případně může být spojen s nulovým bodem měniče. Varianta filtru s vyvedeným středem však vykazuje lepší dynamické vlastnosti přirozeného samo-balancování [3].

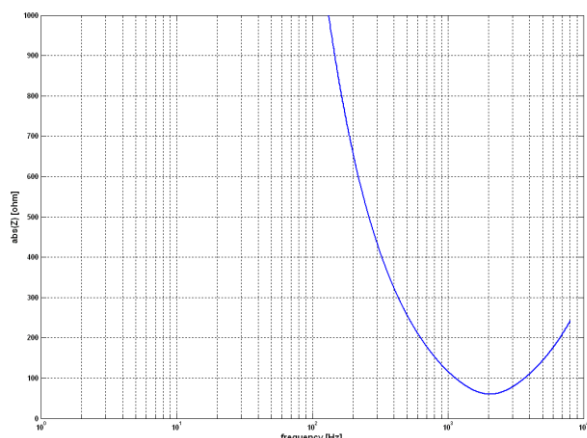
Balanční filtr byl navržen dle [3]. Jedná se o RLC článek s parametry

- $R = 60 \, \Omega$ ,
- $L = 5 \, \text{mH}$ ,
- $C = 1.2 \, \mu\text{F}$ .

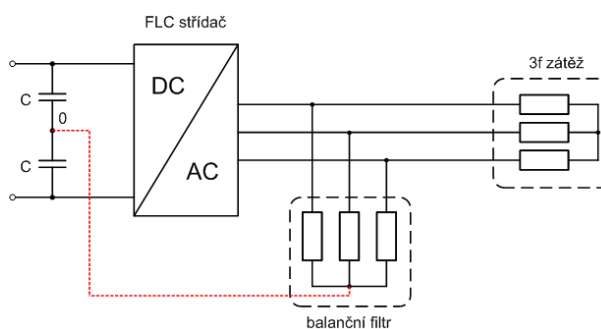
Rezonanční frekvence navrženého filtru je

$$f_0 = \frac{1}{2\pi\sqrt{LC}} = 2054,7 \text{ Hz}. \quad (4)$$

Na obr. 5 je zobrazena závislost absolutní hodnoty impedance na frekvenci pro balanční filtr.



**obr. 5** Závislost absolutní hodnoty impedance balančního filtru na frekvenci



**obr. 6** Schéma zapojení balančního filtru u 3f FLC měniče.

## 2 Simulační výsledky

Pro zapojení jedné větve 4L-FLC měniče z obr. 2 byl sestaven simulační model v prostředí Matlab/Simulink. Větev měniče je řízena pomocí výše popsané PS-PWM. V modelu bylo uvažováno vzorkování modulačního signálu  $u_{10}^*$  dvakrát za periodu nosného signálu PWM. Vzorkování probíhalo v maximu a minimu nosného signálu; pro každý nosný signál zvlášť. V modelu byly dále uvažovány mrtvé časy.

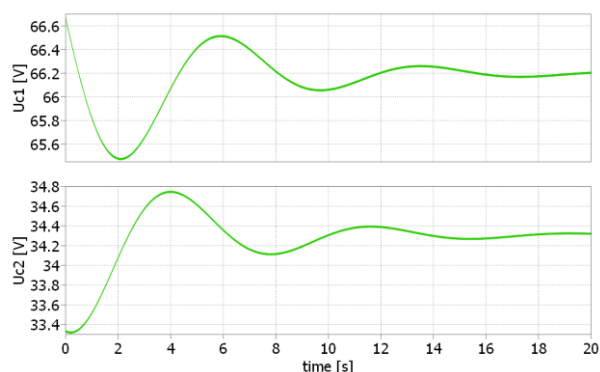
Pro otestování laboratorního prototypu 4L-FLC měniče byly zvoleny následující parametry:

- frekvence nosných signálů PWM (spínací frekvence)  $f_c = 2 \text{ kHz}$ ,
- frekvence modulačního signálu ( $u_{10}^*$ )  $f = 50 \text{ Hz}$ ,
- zátěž RL;  $R = 50 \text{ } \Omega$ ,  $L = 20 \text{ mH}$ ,
- velikost mrtvých časů  $t_{dt} = 3 \text{ } \mu\text{s}$ .

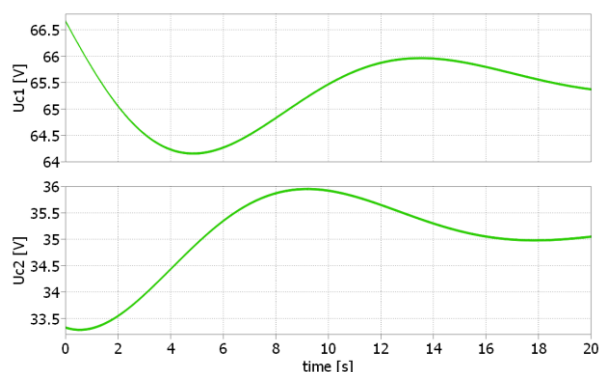
Všechny dále uvedené simulační výsledky byly získány pro tyto uvedené parametry. Parametry kapacit plovoucích kondenzátorů a hodnot vybíjecích odporů jsou uvedeny výše v tab. 2.

Pro správnou funkci měniče je velmi důležité udržovat předepsaná napětí na plovoucích kondenzátorech. V případě použití PS-PWM jsou napětí na plovoucích kondenzátorech udržována přirozeně. Následující obrázky zobrazují chování přirozeného samo-balancování plovoucích kondenzátorů bez použití a s použitím balančního filtru.

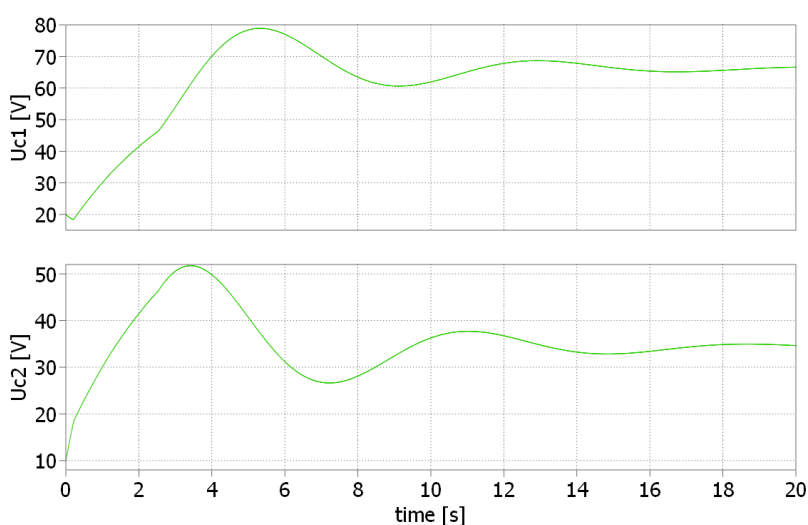
Na obr. 7 - obr. 9 jsou zobrazeny průběhy samo-balancování plovoucích kondenzátorů bez použití navrženého balančního filtru. Je vidět, že pro uvedenou RL zátěž dochází ke kmitům plovoucích napětí a samo-balancování je nespolehlivé. Tyto kmity napětí závisí na použité hloubce modulace  $M$ . Na obr. 9 je zobrazen nejnepříznivější případ balancování plovoucích kondenzátorů, tedy náběh napětí na jmenovité hodnoty. Plovoucí kondenzátory byly přednabity na hodnotu  $U_{c1}(0)=20\text{V}$  a  $U_{c2}(0)=10\text{V}$ . Při náběhu napětí plovoucích kondenzátorů došlo u obou napětí k velkému překmitu, u napětí  $U_{c1}$  bylo při překmitu téměř dvojnásobné napětí proti jmenovitému, což je nepřijatelné.



**obr. 7** Průběh samo-balancování plovoucích kondenzátorů. Zátěž RL; bez balančního filtru;  $M=0,2$ ;  $U_{c1}(0)=2/3U_{dc}$ ;  $U_{c2}(0)=1/3U_{dc}$ .



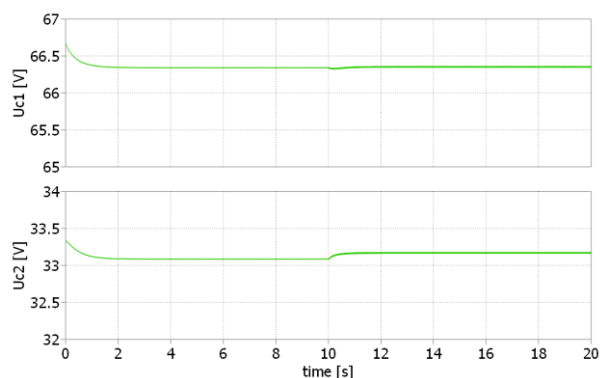
**obr. 8** Průběh samo-balancování plovoucích kondenzátorů. Zátěž RL; bez balančního filtru;  $M=0,8$ ;  $U_{c1}(0)=2/3U_{dc}$ ;  $U_{c2}(0)=1/3U_{dc}$ .



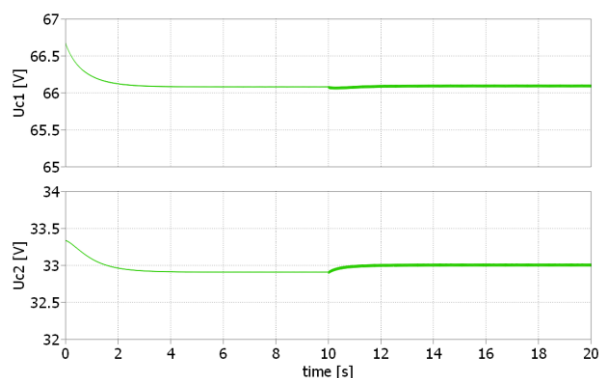
**obr. 9** Průběh samo-balancování plovoucích kondenzátorů – náběh na jmenovité hodnoty napětí. Zátěž RL; bez balančního filtru;  $M=0,2$ ;  $U_{c1}(0)=20V$ ;  $U_{c2}(0)=10V$ .

Na obr. 10 - obr. 13 je zobrazeno samo-balancování plovoucích kondenzátorů s připojeným balančním filtrem. Balanční filtr je připojen paralelně k zátěži, viz obr. 2. Parametry navrženého balančního filtru byly uvedeny výše v kapitole 1.3. Start měniče byl uvažován s odpojenou zátěží (pouze balanční filtr) a v čase 10s byla skokově připojena zátěž RL. Na obr. 10 a obr. 11 byly plovoucí kondenzátory přednabity na jejich jmenovité hodnoty. Z obrázků je patrné, že napětí na plovoucích kondenzátorech mírně poklesne. Pokles je však téměř nepatrný a nemá vliv na správnou funkci měniče. Samo-balancování plovoucích kondenzátorů funguje spolehlivě i při skokovém připojení zátěže. Na obr. 12 a obr. 13 je opět zobrazen nejnepříznivější případ balancování plovoucích kondenzátorů, tedy náběh napětí na jmenovité hodnoty. Plovoucí kondenzátory byly nyní přednabity na hodnotu  $U_{c1}(0)=5V$  a  $U_{c2}(0)=3V$ . Jak je vidět, ustálení na jmenovitých hodnotách je s použitím balančního filtru bezproblémové. Lze si všimnout, že na rychlost náběhu napětí závisí na

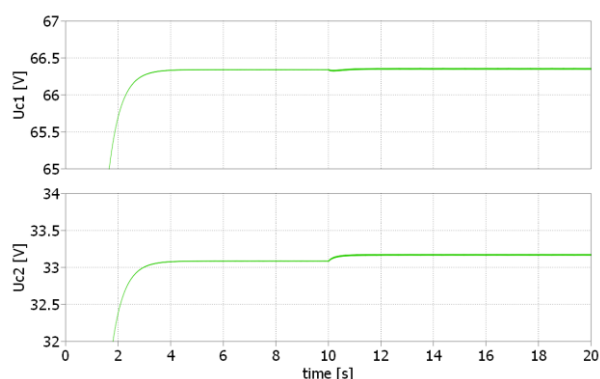
použité hloubce modulae  $M$ . Při použití hloubky modulae  $M=0,2$  došlo k ustálení napětí na plovoucích kondenzátorech za poloviční čas než při použití hloubky modulae  $M=0,8$ . Na obr. 14 je zobrazen náběh napětí plovoucích kondenzátorů při použití balančního filtru a připojené zátěži RL.



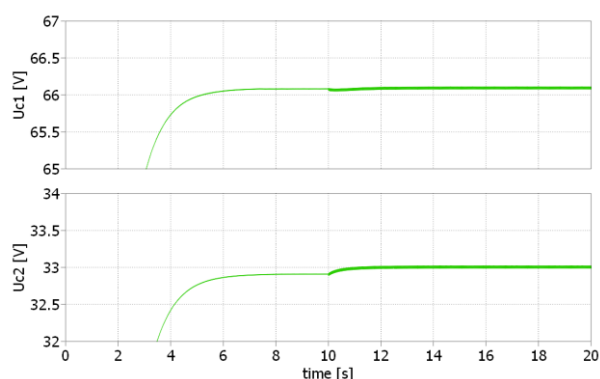
**obr. 10** Průběh samo-balancování plovoucích kondenzátorů. Zátěž RL + balanční filtr;  $M=0,2$ ;  $U_{c1}(0)=2/3U_{dc}$ ;  $U_{c2}(0)=1/3U_{dc}$ . 0 – 10s pouze balanční filtr, v 10s připojena zátěž RL.



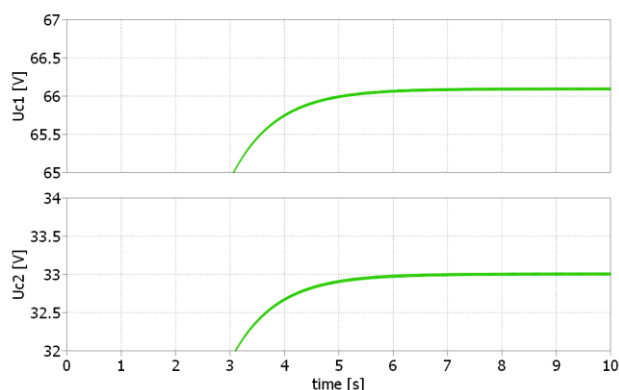
**obr. 11** Průběh samo-balancování plovoucích kondenzátorů. Zátěž RL + balanční filtr;  $M=0,8$ ;  $U_{c1}(0)=2/3U_{dc}$ ;  $U_{c2}(0)=1/3U_{dc}$ . 0 – 10s pouze balanční filtr, v 10s připojena zátěž RL.



**obr. 12** Průběh samo-balancování plovoucích kondenzátorů – náběh na jmenovité hodnoty napětí. Zátěž RL + balanční filtr;  $M=0,2$ ;  $U_{c1}(0)=5V$ ;  $U_{c2}(0)=3V$ . 0 – 10s pouze balanční filtr, v 10s připojena zátěž RL.

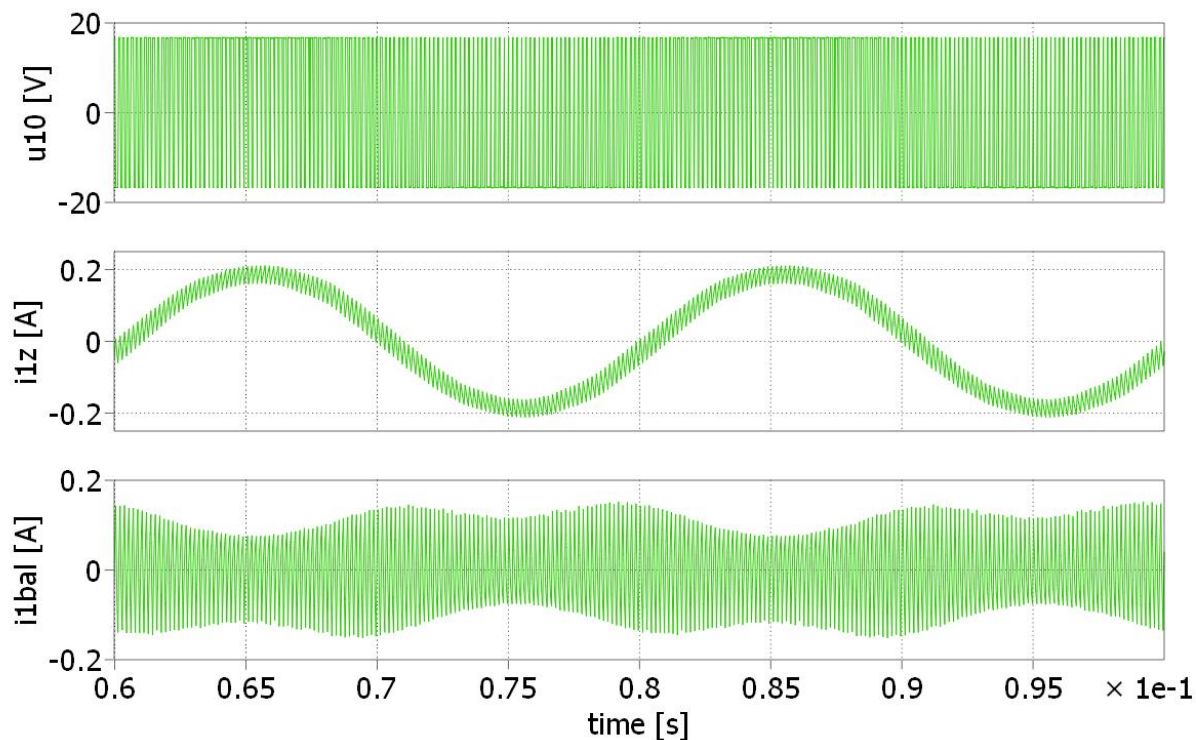


**obr. 13** Průběh samo-balancování plovoucích kondenzátorů – náběh na jmenovité hodnoty napětí. Zátěž RL + balanční filtr;  $M=0,8$ ;  $U_{c1}(0)=5V$ ;  $U_{c2}(0)=3V$ . 0 – 10s pouze balanční filtr, v 10s připojena zátěž RL.

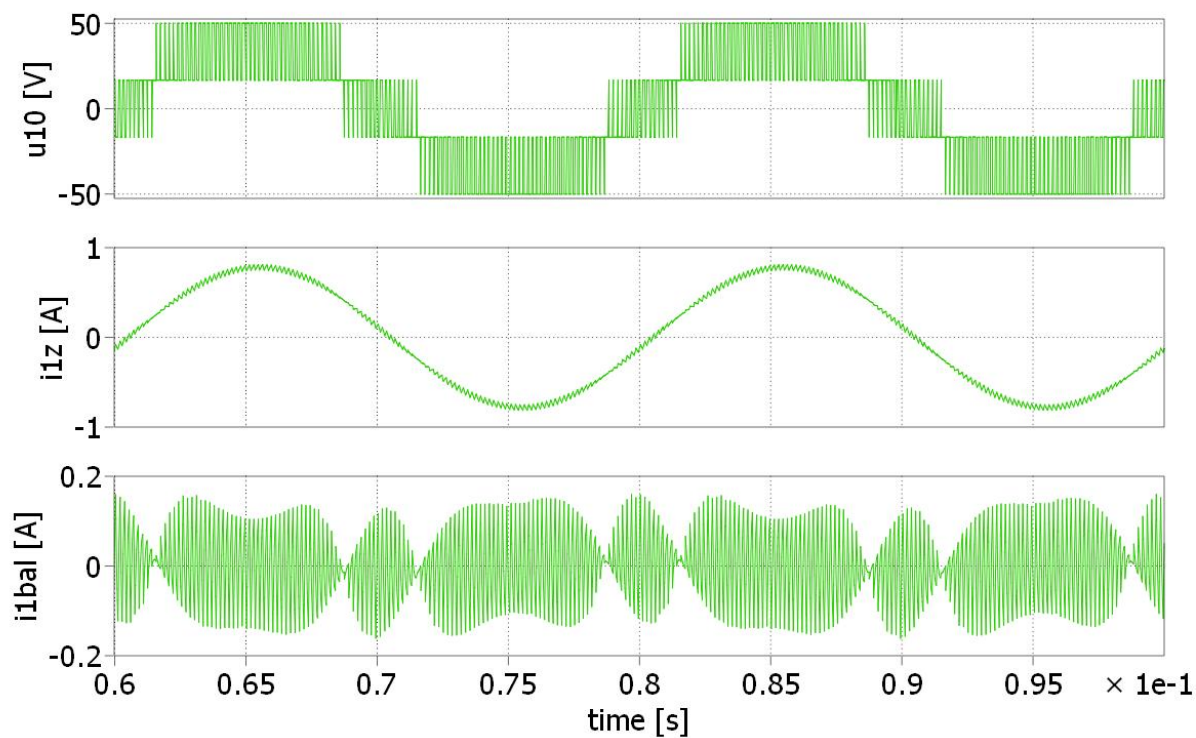


**obr. 14** Průběh samo-balancování plovoucích kondenzátorů – náběh na jmenovité hodnoty napětí. Zátěž RL + balanční filtr po celou dobu simulace;  $M=0,8$ ;  $U_{c1}(0)=5V$ ;  $U_{c2}(0)=3V$ .

Na obr. 15 a obr. 16 je zobrazen průběh fázového napětí  $u_{10}$ , průběh fázového proudu  $i_{1z}$  a průběh proudu balančním filtrem  $i_{1bal}$  v ustáleném stavu. Průběh na obr. 15 byl pořízen s hloubkou modulace  $M=0,2$  a průběh na obr. 16 s hloubkou modulace  $M=0,8$ .



obr. 15 Průběh fázového napětí  $u_{10}$ , proudu zátěží  $i_{z1}$  a proudu balančním filtrem  $i_{1bal}$ . Hloubka modulace  $M=0,2$ .



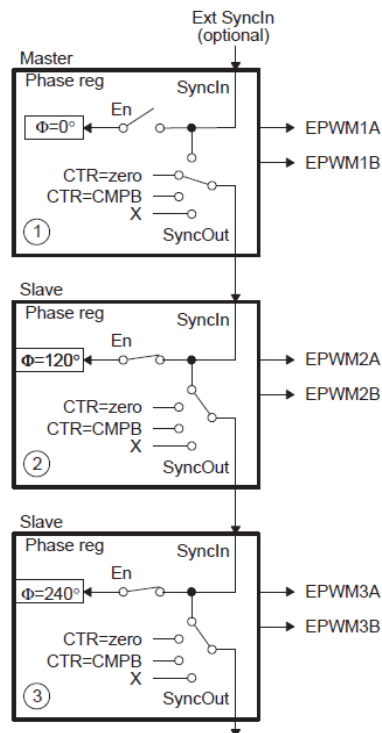
obr. 16 Průběh fázového napětí  $u_{10}$ , proudu zátěží  $i_{z1}$  a proudu balančním filtrem  $i_{1bal}$ . Hloubka modulace  $M=0,8$ .

### 3 Implementace PS-PWM do DSP

Pro implementaci PS-PWM byl zvolen DSP Texas Instruments TMS320F28335. Jedná se o DSP s plovoucí řádovou čárkou, určený speciálně pro pohonářské aplikace. Důvodem volby uvedeného procesoru je univerzálnější periferie PWM (tzv. ePWM [enhanced PWM]), v porovnání s periferií PWM u staršího DSP TMS320F2812. Pro realizaci PS-PWM u 4L-FLC měniče je nutné generovat tři synchronizované pily se vzájemným fázovým posunem  $120^\circ$ . U DSP TMS320F28335 je uvedené nastavení PWM velmi jednoduché, u DSP TMS320F2812 by byla synchronizace tří nosných pil PWM značně složitější (v případě řízení pouze jedné větve měniče). Pro následné řízení celého trojfázového měniče nelze periferii PWM u DSP TMS320F2812 použít a celá modulace by musela být nejspíše realizována v externím programovém poli. DSP TMS320F28335 umožňuje realizaci PS-PWM i pro celý trojfázový měnič, i zde však již bude potřeba externí programové pole pro generování signálů pro spodní komplementární spínací prvky ( $\overline{S1}, \overline{S2}, \overline{S3}$ ). Důvodem je nedostatek PWM výstupů.

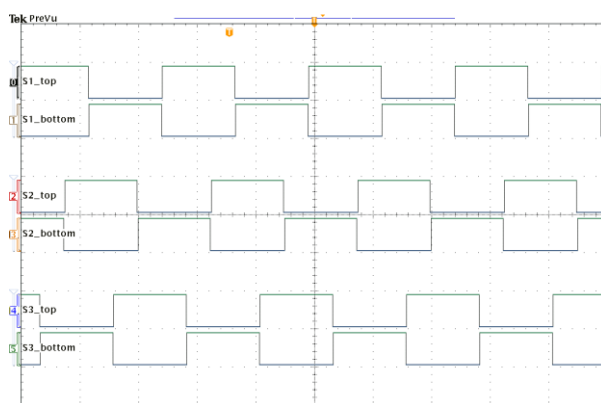
Detailní popis periferie ePWM použité v DSP Texas Instruments TMS320F28335 je uveden např. v [5]. V následující části je popsána realizace PS-PWM s využitím periferie ePWM.

Pro realizaci PS-PWM byly využity 3 submoduly ePWM (ePWM4 – ePWM6), přičemž každý submodul využívá vlastní čítač pro realizaci nosného signálu → není tedy problém vytvořit 3 vzájemně posunuté nosné signály. Jednotlivé submoduly ePWM pak slouží pro generování PWM signálů pro komplementární dvojice spínačů, tedy pro dvojice  $S1 - \overline{S1}$  (ePWM4),  $S2 - \overline{S2}$  (ePWM5) a  $S3 - \overline{S3}$  (ePWM6). Submoduly zajišťují i vkládání mrtvých časů. Vzájemná synchronizace nosných pil je zajištěna následujícím způsobem (viz obr. 17): první submodul ePWM4 má nastaven nulovou počáteční fází a slouží jako „master“ pro generování synchronizačního pulzu. Tento synchronizační pulz je generován při dosažení nulové hodnoty čítače. Ostatní submoduly jsou nastaveny jako „slave“ a přijímají synchronizační pulz od „master“ submodulu. Při obdržení synchronizačního pulzu dochází k přepsání hodnoty příslušného čítače nastavenou fází a čítač čítá dál (dle nastavení nahoru nebo dolů). Hodnota fáze pro submodul ePWM5 je  $(2 \cdot PR)/3$  a po synchronizaci čítá čítač směrem dolů, hodnota fáze pro submodul ePWM6 je také  $(2 \cdot PR)/3$ , ale čítač čítá po synchronizaci směrem nahoru (PR představuje period registr příslušného čítače). Tím je zajištěno vytvoření 3 nosných signálů se vzájemným posunem  $120^\circ$ .

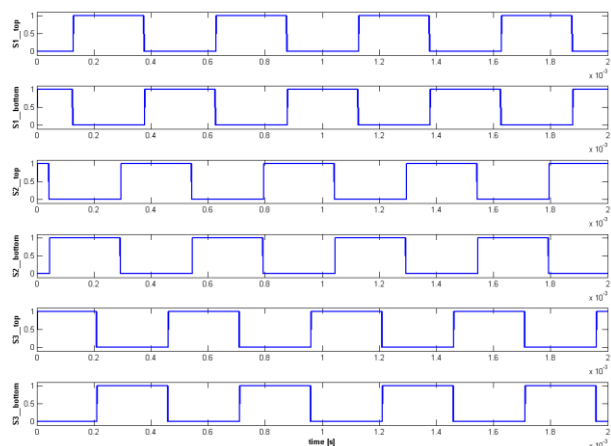


obr. 17 Princip synchronizace nosných signálů PWM. Obrázek převzat z [5].

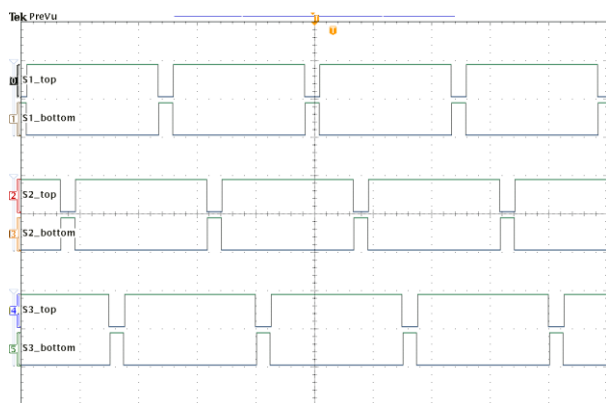
Pro ověření správné funkce řídicí jednotky je na obr. 18 - obr. 23 zobrazeno srovnání spínacích pulzů pro jednu větev 4L-FLC měniče vytvořených pomocí DSP a simulačně. Na obr. 24 je zobrazen detail vložených mrtvých časů. Mrtvé časy byly nastaveny dle [5] na  $3\mu\text{s}$ , dle naměřených hodnot jsou generovány mrtvé časy o velikosti  $2,75\mu\text{s}$ .



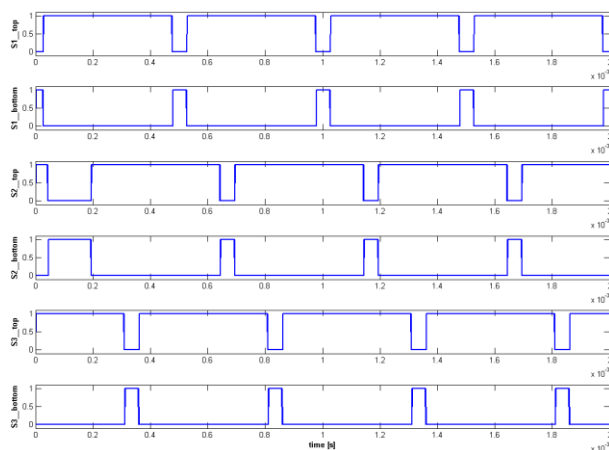
obr. 18 Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = 0$ . Vytvořeno pomocí DSP.



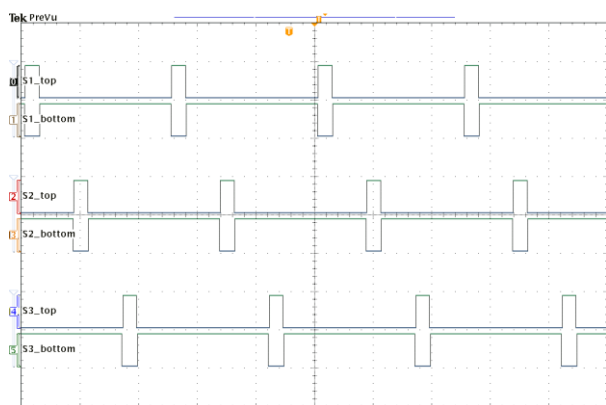
obr. 19 Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = 0$ . Vytvořeno simulačně.



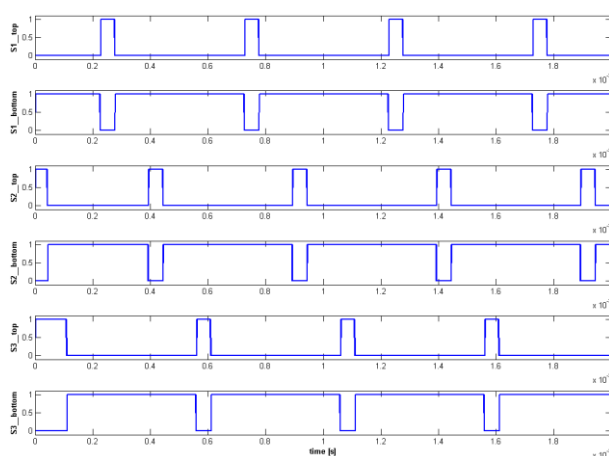
**obr. 20** Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = 0,8$ . Vytvořeno pomocí DSP.



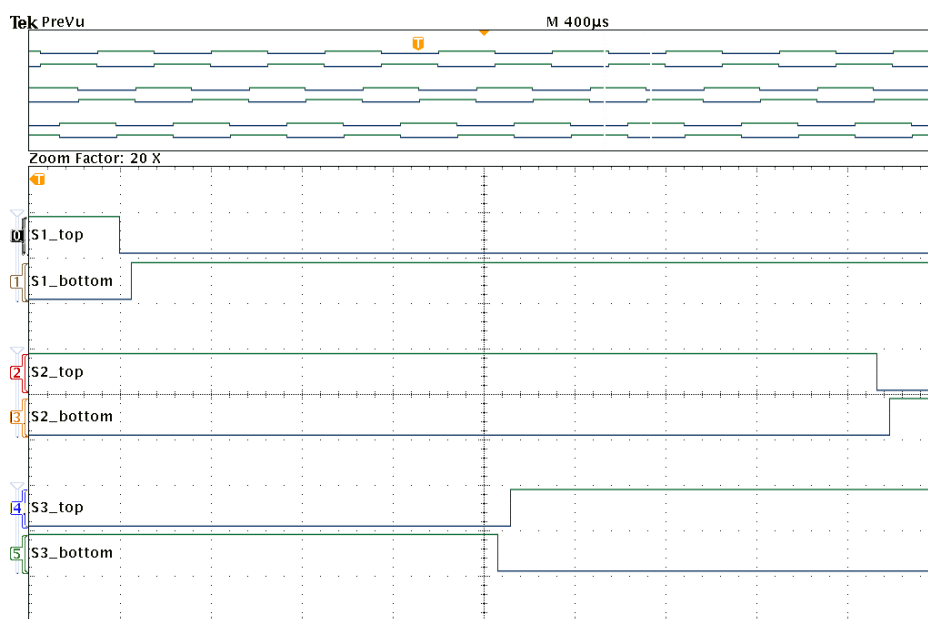
**obr. 21** Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = 0,8$ . Vytvořeno simulačně.



**obr. 22** Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = -0,8$ . Vytvořeno pomocí DSP.



**obr. 23** Spínací pulzy PS-PWM pro jednu větev měniče,  $u_{10}^* = -0,8$ . Vytvořeno simulačně.

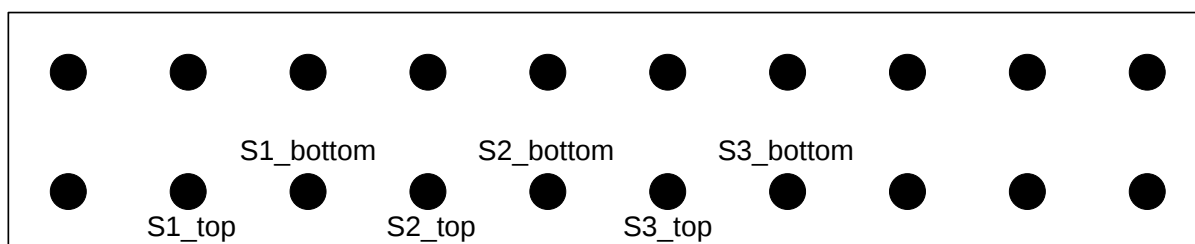


**obr. 24** Detail na vložené mrtvé časy.

Řídící jednotka zajišťuje generování sinusového řídicího signálu  $u_{10}^*$  o požadované frekvenci a amplitudě. Řídící signál je počítán 2x za periodu nosného signálu (přerušení v nule a maximu nosného signálu). Vypočtený řídicí signál je přehráván z „shadow registru“ do „compare registru“ taktéž v nule a maximu nosné pily.

DSP TMS320F28335 je připojen přes interface Texas ver. III. Spínací pulsy PS-PWM jsou vyvedeny na bránu B. Konektor brány B s popisem jednotlivých pinů je na obr. 25.

#### B - konektor



1

obr. 25 Schéma vyvedení spínacích pulzů na bránu B. Pohled shora.

Pro bezpečné otestování nového laboratorního prototypu 4L-FLC měniče je řídicí jednotka vybavena ochranami proti přepětí/podpětí na plovoucích kondenzátorech ( $U_{c1}$ ,  $U_{c2}$ ), přepětí/podpětí v stejnosměrném obvodu ( $U_{dc}$ ) a proti nadproudu ve větvi ( $i_1$ ). Uvedené měřené veličiny mohou být přivedeny na libovolnou pozici A/D vstupů. Mezní hodnoty podpětí, přepětí a nadproudu jsou libovolně nastavitelné dle aktuálních potřeb. V případě zareagování některé z ochran dochází k okamžitému zablokování pulzů PWM (spínací signály pro měnič jsou natvrdo nastaveny na 0).

## Závěr

Tato zpráva je zaměřena na oživování nově navrženého a sestaveného laboratorního prototypu čtyř-hladinového měniče s plovoucími kondenzátory. Pro zjednodušení bude testována nejprve samostatně jedna větev měniče. Ve zprávě je uvedeno doporučené schéma zapojení včetně parametrů zátěže. Pro řízení měniče byla zvolena jednoduchá PS-PWM, která obstará přirozené balancování plovoucích kondenzátorů a zároveň zajišťuje rovnoměrné rozdělení spínacích ztrát mezi jednotlivé spínací prvky. Pro zabezpečení správné funkce přirozeného balancování je doporučeno použít balanční filtr. Vhodné parametry balančního filtru jsou součástí zprávy. Nosná frekvence PWM byla zvolena 2kHz.

Řízení samostatné větve měniče pomocí PS-PWM bylo simulačně ověřeno v prostředí Matlab/Simulink. Výsledky simulací jsou součástí zprávy. Následně byla modulace PS-PWM implementována do DSP TMS320F28335. Správná funkčnost PS-PWM byla ověřena pomocí osciloskopu. Součástí navržené řídicí jednotky jsou i ochrany proti přepětí/podpětí na plovoucích kondenzátorech, přepětí/podpětí ve stejnosměrném obvodu a nadproudu ve větvi měniče. V případě reakce libovolné ochrany dochází k okamžité blokaci pulzů do měniče.

## Literatura

- [1] McGrath, B.P.; Meynard, T.; Gateau, G.; Holmes, D.G.: Optimal Modulation of Flying Capacitor and Stacked Multicell Converters Using a State Machine Decoder. *IEEE Transactions on Power Electronics*, Vol. 22, 2007, p. 508. ISSN 0885-8993.
- [2] Rodríguez, J.; Pontt, J.; Lezana, P.; Kouro, S.: *Tutorial on multilevel converters*. Power Electronics and Intelligent Control for Energy Conservation PELINCEC 2005. Warsaw, 2005.
- [3] McGrath, B.P.; Holmes, D.G.: *Enhanced voltage balancing of a flying capacitor multilevel converter using Phase Disposition (PD) modulation*. In: Energy Conversion Congress and Exposition ECCE 2009. San Jose, 2009, p. 3108 - 3115. ISBN 978-1-4244-2893-9.
- [4] Zeman, M.; Peroutka, Z.: *Víceúrovňový měnič s plovoucími kondenzátory – Úvodní studie modulačních metod*. Výzkumná zpráva č. 22190-041-2011, ZČU - KEV, Plzeň, 2011.
- [5] Texas Instruments: *TMS320x2833x, 2823x Enhanced Pulse Width Modulator (ePWM) Module*. Reference Guide, 2008 rev. July 2009. Literature Number: SPRUG04A.

## Historie revizí

| Rev. | Kapitola | Popis změny           | Datum<br>Jméno / Odd.            |
|------|----------|-----------------------|----------------------------------|
| 1    | Všechny  | Publikování dokumentu | 23.03.2011<br>Zeman M. st. / KEV |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |
|      |          |                       |                                  |