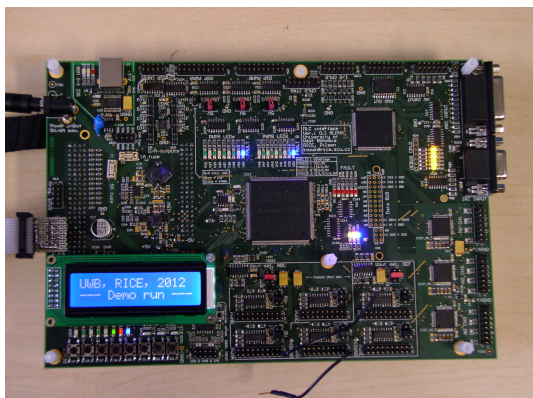
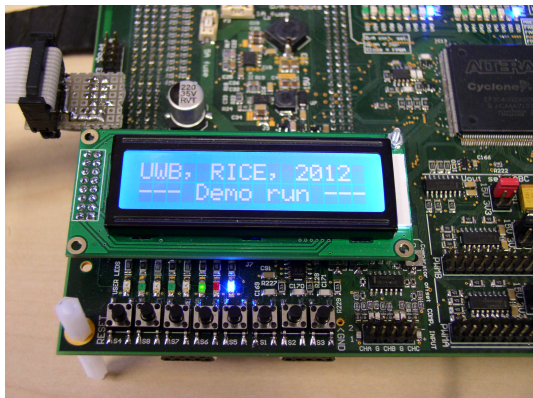
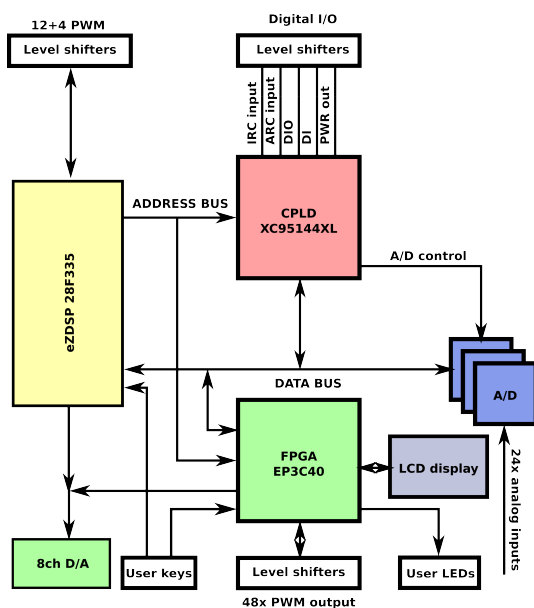


## Funkční vzorek

MLC interface - Interface pro víceúrovňové měniče a výpočetně náročné algoritmy řízení



✓ V souladu s definicí uvedenou v dokumentu Úřadu vlády ČR, Č.j.: 6951/2012-RVV „Metodika hodnocení výsledků výzkumných organizací a hodnocení výsledků ukončených programů (platná pro léta 2010 a 2011 a rok 2012) je uplatňován funkční vzorek „MLC interface - Interface pro víceúrovňové měniče a výpočetně náročné algoritmy řízení“.

✓ Funkční vzorek vznikl v přímé souvislosti s řešením: TA01010863 a CZ.1.05./2.1.00/03.0094

✓ Navržený a postavený funkční vzorek zajišťuje následující:

- Interface je speciálně navržen s ohledem na víceúrovňové měniče, neboť poskytuje celkem 48 PWM výstupů skrze FPGA obvod. Dalších 16 PWM poskytuje použitý procesor.

- Použitím FPGA se také nabízí možnost do tohoto obvodu naprogramovat koprocesory, které odlehčí procesoru při výpočtech.

- Pro uživatele jsou dostupné tyto periferie s těmito vstupy a výstupy:

- \* ADC 18 bitů, 24 plně diferenciálních vstupů
- \* DAC 12 bitů, 8 výstupů
- \* 48 + 16 PWM s volitelnými výstupními úrovněmi 3,3-5-15V
- \* LCD displej 2x16 znaků
- \* 7x tlačítko
- \* 3x detektor průchodu nulou
- \* 1x IRC a 1x ARC vstupy pro čidla polohy
- \* 6x uživatelský vstup, 8x výkonový výstup, 6x univerzální vstup/výstup

EVIDENČNÍ ČÍSLO :  
22190-FV006-2012

KONTAKTNÍ OSOBA:  
Ing. Tomáš Košan  
tel.: 377 63 4136  
kosan@rice.zcu.cz

ŘEŠITELSKÉ  
PRACOVISŤE:

Západočeská univerzita v Plzni  
Fakulta elektrotechnická  
Regionální inovační centrum  
elektrotechniky  
Univerzitní 8, 306 14 Plzeň