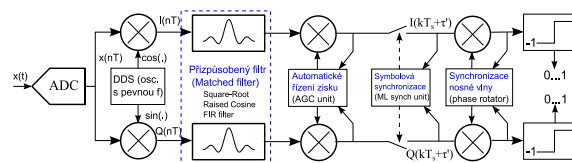
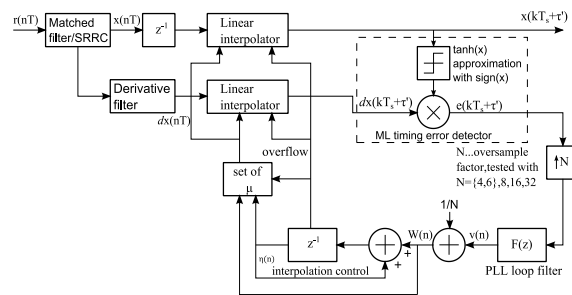


Software

Softwarová implementace QPSK demodulátoru pro DSP procesor Texas Instruments



Blok symbolová synchronizace



▶ V souladu s definicí uvedenou v dokumentu Úřadu vlády ČR, č.j.: 1417/2013-RVV „Metodika hodnocení výsledků výzkumných organizací a hodnocení výsledků ukončených programů (platná pro léta 2013 až 2015 je uplatňován software „Softwarová implementace QPSK demodulátoru pro DSP procesor Texas Instruments“).

▶ Software vznikl v přímé souvislosti s řešením projektu SGS-2012-019 a v rámci specifického výzkumu.

▶ Softwarová implementace QPSK demodulátoru na digitálním signálovém procesoru TI TMS320C6747 (TMS320C6717) slouží jako prostředek pro testování vlastností digitálních fázových závěsů v oblasti softwarově definovaného rádia. Implementovaný řetězec pro synchronní demodulaci QPSK obsahuje přizpůsobený FIR filtr, blok symbolové synchronizace založený na metodách Maximum Likelihood a blok pro synchronizaci nosné vlny. Je využito diferenciální kódování pro eliminaci fázové nejistoty na výstupu demodulátoru. Software se skládá ze dvou částí. První část obsahuje kompletní simulaci uvedených komponent v programu Matlab a slouží také pro export konstant a koeficientů FIR filtrů do podoby hlavičkových souborů. Druhá část představuje vlastní implementaci v jazyce C ve vývojovém prostředí TI Code Composer Studio. Pro otestování správné funkce bylo využito dvou vývojových kitů s DSP procesory TMS320C6747 a TMS320C6717 s integrovanými audio kodeky.

EVIDENČNÍ ČÍSLO:

221110 – SW003 –2013

KONTAKTNÍ OSOBA:

Ing. Pavel Fiala

tel.: 377 634 267

pavelf@kae.zcu.cz

ŘEŠITELSKÉ

PRACOVNÍŠTĚ:

Západočeská univerzita v Plzni

Fakulta elektrotechnická

Katedra aplikované elektroniky a telekomunikací

Univerzitní 8, 306 14 Plzeň