



**FAKULTA
ELEKTROTECHNICKÁ**
ZÁPADOČESKÉ
UNIVERZITY
V PLZNI

2013

Pracoviště: Katedra elektromechaniky a výkonové elektroniky,
Fakulta elektrotechnická

Výzkumná zpráva č.: 22160 - 002 - 2013

Mikrokontrolerový modul TMS320F28335 pro MLC interface

Druh úkolu: vědecko-výzkumný
Řešitelé: Ing. Tomáš Košan
Vedoucí úkolu: Prof. Ing. Zdeněk Peroutka, Ph.D.
Počet stran: 25
Datum: Říjen 2013
Revize: 1

Tato práce vznikla s podporou projektu SGS-2012-071.

Anotace

Tato práce se zabývá popisem realizovaného mikrokontrolérového modulu s TMS320F28335. Tento modul nahrazuje drahý a ne vždy spolehlivý eZdsp 28335 kit od fy Spectrum Digital. Rozšiřuje využitelnou externí paměť na 512kB a zlepšuje EMI odolnost JTAG rozhraní mikrokontroléru. Zároveň je zpětně kompatibilní s původním eZdsp kitem.

Abstract

This thesis describes the microcontroller module based on TMS320F28335. This module is intended to replace expensive and not always reliable eZdsp 28335 kit from Spectrum Digital. It expands external memory to 512kB and increases EMI resistance of JTAG bus of microcontroller. It is backward compatible with original eZdsp module.

Seznam symbolů a zkratk

DSP	Digital Signal Processor
GND	GrouND
JTAG	Joint Test Action Group
CCS	Code Composer Studio
MCU	Microcontoler unit
EMI	Electro-Magnetic Interference
PC	Personal Computer
USB	Universal Serial Bus
PCB	Printed Circuit Board
DPS	Deska Plošného Spoje

Obsah

1 Úvod	6
2 Vlastnosti modulu mikrokontroléru 28335	6
3 Konektory modulu	9
3.1 Analogové vstupy - P5 a P9	9
3.2 Periferní konektory P8 a P4	10
3.3 Periferní konektory P10 a P2	13
3.4 CAN konektor	16
4 Závěr	17
5 Příloha A - Rozmístění součástek na DPS	19
6 Příloha B - schéma zapojení	19

Seznam tabulek

1	JTAG konektor H1	7
2	Volby bootování procesoru - přepínač SW1	8
3	Analogové vstupy P5	9
4	Analogové vstupy P9	10
5	Konektor P4	11
6	Konektor P8	12
7	Konektor P10	13
8	Konektor P2 liché piny	14
9	Konektor P2 sudé piny	15
10	Konektor galvanicky odděleného CANu	16
11	Nastavovací propojky galvanicky odděleného CANu	16

Revize	Změny
1	První verze dokumentu

1 Úvod

Vývojová platforma MLC interface [1] umožňuje použít jako řídicí mikrokontrolér téměř jakýkoli z dostupných typů, kdy jedinou podmínkou je externí adresová a datová sběrnice. Pro aplikace řízení měničů je na pracovišti KEV nejvíce rozšířen mikrokontrolér fy Texas Instruments TMS320F28335. Momentálně je používán ve formě komerčně dostupného kitu fy Spectrum Digital eZdsp 28335 [2]. Tento modul je přímo kompatibilní s MLC interface, ovšem při jeho používání s MLC interface se projevil jeden zásadní nedostatek: nespolehlivá patice na eZdsp kitu. Ta způsobuje úplnou nefunkčnost nebo neočekávané chování externí sběrnice mikrokontroléru. Problém spočívá ve špatných kontaktech pinů TMS320F28335 a patice, což vede na výpadky některých signálů, toto pak nežádoucím způsobem narušuje komunikaci s CPLD, FPGA a ADC obvody na MLC inteface.

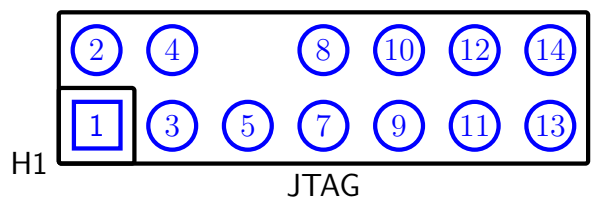
Bylo tedy přistoupeno k vývoji vlastního spolehlivějšího a cenově dostupnějšího modulu založeného na výše zmíněném mikrokontroléru. Tento modul je navržen pro bezproblémovou spolupráci s MLC interface a je zpětně kompatibilní s eZdsp 28335 kitem. Původní zapojení bylo zjednodušeno a není použita patice, tím se celý modul podařilo výrazně zlevnit oproti eZdsp kitu.

2 Vlastnosti modulu mikrokontroléru 28335

Mikrokontrolérový modul *DSP 28335* je založen na MCU TMS320F28335, který má ke své externí sběrnici připojenu statickou paměť RAM o velikosti 256k x 16bitů, tj. celkem 512kB.

Modul se napájí z MLC interface přes konektory P8, P4, P10 a P2. Napájecí napětí 5V je upraveno obvodem TPS767D301 (IC2, str. 23) na úroveň požadované mikrokontrolérem, jmenovitě 3,3V a 1,9V. Napětí jádra 1,9V nám umožní provozovat TMS320F28335 na jeho maximální hodinové frekvenci 150MHz. IC2 zároveň generuje $\overline{\text{RESET}}$ signál pro F28335 i celý MLC interface.

Zbylé místo na desce bylo dále využito pro integraci galvanicky odděleného budiče CAN linky založené na obvodu ADM3053 (IC4 viz str. 20). Ten v sobě slučuje jak DC-DC měnič, tak galvanicky oddělenou CAN linku. IC6 pak umožňuje výběr která z CAN linek (A či B) je zavedena do budiče, případně umožňuje linky vůbec nepřipojovat pokud jsou potřeba na konektorech modulu.



Obr. 1: Rozmístění pinů JTAG konektoru

Tab. 1: JTAG konektor H1

Konektor	Pin MCU	Význam
H1-01	TMS	test mode select
H1-02	TRSTn	target reset
H1-03	TDI	JTAG emulator data output
H1-04	TDIS	detection of connected board
H1-05	VTRef	+3,3V
H1-06	KEY	
H1-07	TDO	JTAG emulator data input
H1-08	GND	
H1-09	RTCK	return clock
H1-10	GND	
H1-11	TCK	JTAG clock
H1-12	GND	
H1-13	EMU0	emulator pin 0
H1-14	EMU1	emulator pin 1

Oproti originálnímu eZdsp F28335 není integrován JTAG emulátor, JTAG rozhraní se pak zjednodušilo, zlevnilo a zvýšila se jeho odolnost proti EMI. Význam jednotlivých pinů JTAG konektoru viz Tab.1, jejich rozmístění ukazuje Obr.1 a podrobné schéma viz str.22.

JTAG rozhraní má dodatečné ochrany proti přepětí nastavené na 3,3V, což je i referenční úroveň pinu VTRef. Narozdíl od eZdsp není podporováno provozování JTAG rozhraní na 5V.

Jako JTAG emulátor jsou použitelné všechny verze JTAGv3 [3] až 5 [4] a kompatibilní, např. XDS100v1, v2, v3. Samozřejmě je možné použít i vyšší řady XDS emulátorů které mají 14-ti pinový konektor, podporují řadu MCU s jádrem C2000 a podporují 3,3V logické úrovně.

Mikrokontrolér TMS320F28335 umožňuje několik různých režimů bootování. Tyto se volí pomocí nastavení H nebo L úrovní na adresních linkách kontroléru, ten si je po resetu přečte a pokusí se nabootovat s pomocí zvoleného zařízení nebo periferie. Na modulu je možné

bootování ovlivnit přepínačem SW1 (str. 24). Tab. 2 pak shrnuje možné volby. Je třeba podotknout, že v případě nahrávání a ladění programu přes JTAG rozhraní tyto volby nemají smysl, neboť JTAG převezme plnou kontrolu na mikrokontrolérem.

Tab. 2: Volby bootování procesoru - přepínač SW1

	XA15	XA14	XA13	XA12	Boot mód
0000	ON	ON	ON	ON	Branch to SCI, skip ADC CAL
0001	ON	ON	ON	OFF	Branch to SARAM, skip ADC CAL
0010	ON	ON	OFF	ON	Branch to FLASH, skip ADC CAL
0011	ON	ON	OFF	OFF	Branch to check boot mode
0100	ON	OFF	ON	ON	Jump to SARAM
0101	ON	OFF	ON	OFF	Parallel XINTF boot
0110	ON	OFF	OFF	ON	Parallel GPIO boot
0111	ON	OFF	OFF	OFF	Jump to OTP
1000	OFF	ON	ON	ON	Jump to XINTF x32
1001	OFF	ON	ON	OFF	Jump to XINTF x16
1010	OFF	ON	OFF	ON	McBSP-A boot
1011	OFF	ON	OFF	OFF	eCAN-A boot
1100	OFF	OFF	ON	ON	I2C-A boot
1101	OFF	OFF	ON	OFF	SPI-A boot
1110	OFF	OFF	OFF	ON	SCI-A boot
1111	OFF	OFF	OFF	OFF	Jump to FLASH

Mikrokontrolér (dále jen MCU) je taktován pomocí externího oscilátoru s nominální frekvencí 30MHz (X1 na str. 22), což za použití vnitřní fázového závěsu umožňuje taktovat jej až na 150MHz.

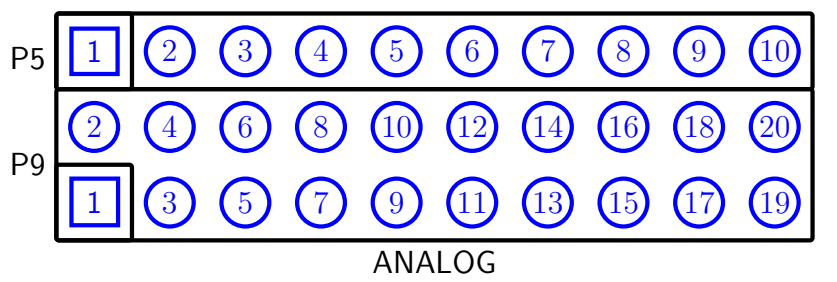
Stejně jako eZdsp modul ani tento nemá na vývodech žádné dodatečné ochrany, lze na ně tedy připojit napětí pouze v rozsahu 0 až 3,3V ! Vyšší napětí na GPIO vývodech způsobí zničení či poškození mikrokontroléru. Jedinou výjimkou je JTAG rozhraní které má dodatečnou ESD ochranu.

3 Konektory modulu

MCU modul poskytuje pomocí pinových konektorů své signály pro použití v uživatelské aplikaci. Rozmístění konektorů na DPS je zřejmé z Obr. 7 a 8 a shoduje se s eZdsp F28335 kitem a to včetně označení jednotlivých konektorů. Oba moduly jsou tedy plně vývodově kompatibilní s výjimkou konektoru P7 eZdsp modulu, který není na vyvinutém modulu fyzicky přítomen a ani s ním není počítáno neboť na eZdsp modulu je nepřipojen.

3.1 Analogové vstupy - P5 a P9

Na Obr.2 je zobrazené rozmístění a číslování pinů konektoru analogových vstupů. Analogové vstupy jsou zapojeny ve shodě s originálním eZdspF28335 (str. 21). Tabulky Tab. 3 a 4 popisují funkce jednotlivých pinů konektorů P5 a P9.



Obr. 2: Rozmístění pinů analogových konektorů P5 a P9

Tab. 3: Analogové vstupy P5

Konektor	Pin MCU	Význam
P5-01	ADCINB0	Vstup 0 kanálu B ADC
P5-02	ADCINB1	Vstup 1 kanálu B ADC
P5-03	ADCINB2	Vstup 2 kanálu B ADC
P5-04	ADCINB3	Vstup 3 kanálu B ADC
P5-05	ADCINB4	Vstup 4 kanálu B ADC
P5-06	ADCINB5	Vstup 5 kanálu B ADC
P5-07	ADCINB6	Vstup 6 kanálu B ADC
P5-08	ADCINB7	Vstup 7 kanálu B ADC
P5-09	ADREFM	Referenční vstup +
P5-10	ADREFP	Referenční vstup -

Tab. 4: Analogové vstupy P9

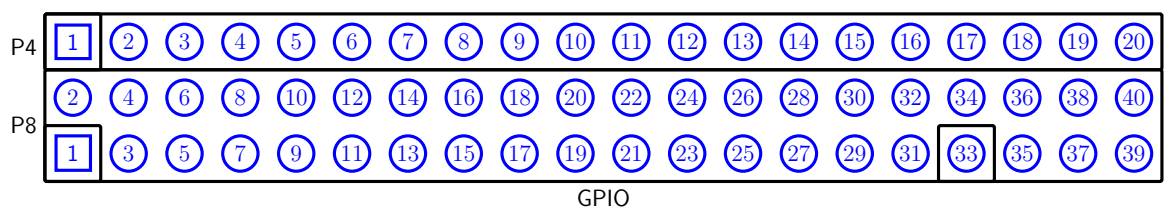
Konektor	Pin MCU	Význam
P9-02	ADCINA0	Vstup 0 kanálu A ADC
P9-04	ADCINA1	Vstup 1 kanálu A ADC
P9-06	ADCINA2	Vstup 2 kanálu A ADC
P9-08	ADCINA3	Vstup 3 kanálu A ADC
P9-10	ADCINA4	Vstup 4 kanálu A ADC
P9-12	ADCINA5	Vstup 5 kanálu A ADC
P9-14	ADCINA6	Vstup 6 kanálu A ADC
P9-16	ADCINA7	Vstup 7 kanálu A ADC
P9-18	ADCLO	Referenční zem ADC, pokud je osazen R36. Osazením R35 se propojí s AGND
P9-20	NC	
P9-01	AGND	
P9-03	AGND	
P9-05	AGND	
P9-07	AGND	
P9-09	AGND	
P9-11	AGND	
P9-13	AGND	
P9-15	AGND	
P9-17	AGND	
P9-19	AGND	

3.2 Periferní konektory P8 a P4

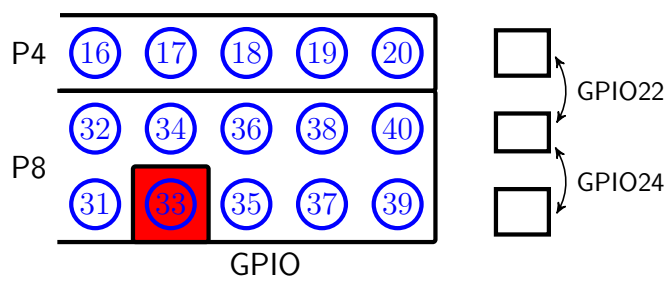
Na konektorech P4 a P8 (Obr. 3) jsou dostupné především periferie procesoru jako PWM, CAP, CAN atd. Funkce jednotlivých pinů shrnují tabulky Tab. 5 a 6. Narozdíl od eZdsp kitu mají trvale zapojené piny P8-01, P8-02, P4-01, které přivádějí napájení +5V do modulu z MLC interface. Z těchto +5V se pak celý modul napájí.

Většina pinů není multiplexována, neboť na modulu je pouze jeden CAN budič. S výjimkou pinů GPIO18 (P8-25), GPIO19 (P8-26), GPIO20 (P4-07) a GPIO21 (P4-08), které mohou ale nemusí být zavedeny do CAN budiče modulu viz Tab. 11.

Mezi konektory P8+P4 a P9+P5 je pozice pro osazení nulových odporů, které určí, zda se na pin P8-33 vyvede GPIO22 nebo GPIO24, způsob výběru vyvedeného signálu ukazuje Obr. 4. V žádném případě se nesmí osadit oba dva rezistory, došlo by ke zkratu mezi piny GPIO22 a 24.



Obr. 3: Rozmístění pinů konektorů P4 a P8



Obr. 4: Přepínání funkce vývodu P8-33

Tab. 5: Konektor P4

Konektor	Pin MCU
P4-01	+5V
P4-02	NC
P4-03	GPIO22_EQEP1S_MCLKRA_SCITXDB
P4-04	GPIO7_EPWM4B_MCLKRA_ECAP2
P4-05	GPIO23_EQEP1_MFSXA_SCIRXDB
P4-06	GPIO5_EPWM3B_MFSRA_ECAP1
P4-07	GPIO20_EAEP1A_MXDA_CANTXB
P4-08	GPIO21_EQEP1B_MDRA_CANRXB
P4-09	NC
P4-10	GND
P4-11	GPIO3_EPWM2B_ECAP5_MCLKRB
P4-12	GPIO1_EPWM1B_ECAP6_MFSRB
P4-13	NC
P4-14	NC
P4-15	NC
P4-16	NC
P4-17	NC
P4-18	GPIO14_TZ3n_XHOLD_SCITXDB_MCLKXB
P4-19	GPIO15_TZ4n_XHOLDA_SCIRXDB_MFSXB
P4-20	GND

Tab. 6: Konektor P8

Konektor	Pin MCU
P8-01	+5V
P8-03	GPIO29_SCITXDA_XA19
P8-05	GPIO14_TZ3n_XHOLD_SCITXDB_MCLKXB
P8-07	GPIO21_EQEP18_MDRA_CANRXB
P8-09	GPIO0_EPWM1A
P8-11	GPIO2_EPWM2A
P8-13	GPIO4_EPWM3A
P8-15	GPIO27_ECAP4_EQEP2S_MFSXB
P8-17	GPIO13_TZ2N_CANRXB_MDRB
P8-19	GND
P8-21	GPIO7_EPWM4B_MCLKRA_ECAP2
P8-23	GPIO16_SPISIMOA_CANTXB_TZ5n
P8-25	GPIO18_SPICLKA_SCITXDB_CANRXA
P8-27	GPIO31_CANRXA_XA17
P8-29	GPIO11_EPWM6B_SCIRXDB_ECAP4
P8-31	GPIO9_EPWM5B_SCITXDB_ECAP3
P8-33	GPIO22
P8-35	GPIO26_ECAP3_EQEP21_MCLKXB
P8-37	GPIO12_TZ1N_CANTXB_MDXB
P8-39	GND
P8-02	+5V
P8-04	GPIO28_SCIRXDA_XZCS6n
P8-06	GPIO20_EAEP1A_MXDA_CANTXB
P8-08	GPIO23_EQEP1_MFSXA_SCIRXDB
P8-10	GPIO1_EPWM1B/ECAP6/MFSRB
P8-12	GPIO3_EPWM2B_ECAP5_MCLKRB
P8-14	GPIO5_EPWM3B_MFSRA_ECAP1
P8-16	GPIO6_EPWMN4A_EPWMSYNCI/EPWMSYNCO
P8-18	GPIO34_ECAP1_XREADY
P8-20	GND
P8-22	GPIO15TZ4n_XHOLDA_SCIRXDB_MFSXB
P8-24	GPIO17_SPISOMIA_CANRXB_TZ6n
P8-26	GPIO19_SPISTAn_SCIRXDB_CANTXA
P8-28	GPIO30_CANRXA_XA18
P8-30	GPIO8EPWM5A_CANTXB_ADCSOCA0nP3
P8-32	GPIO10_EPWM6A_CANRXB_ADCASOCB0n
P8-34	GPIO25_ECAP2_EPEQ2B_MDRB
P8-36	GPIO32_SDAA_EPWMSYNCI_ADCSOCAOn
P8-38	GPIO33_SCLLA_EPWNSYNCOV_ADCSOCBOn
P8-40	GND

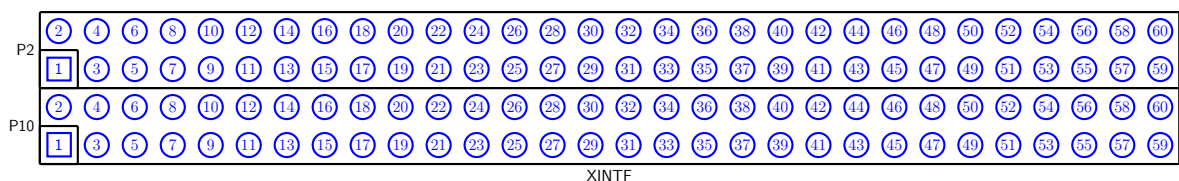
Tab. 7: Konektor P10

Konektor	Pin MCU
P10-01	+5V
P10-03	GPIO63_SCITXDC_XD16
P10-05	GPIO61_MFSRB_XD18
P10-07	GPIO59_MFSRA_XD20
P10-09	GPIO57_SPISTEA _n _XD22
P10-11	GPIO55_SPISOMIA_XD24
P10-13	GPIO53_EQEP1I_XD26
P10-15	GPIO51_EAEP1B_XD28
P10-17	GPIO49_ECAP6_XD30
P10-59	GND
P10-02	+5V
P10-04	GPIO62_SCIRXDC_XD17
P10-06	GPIO60_MCLKRB_XD19
P10-08	GPIO58_MCLKRA_XD21
P10-10	GPIO56_SPICLKA_XD23
P10-12	GPIO54_SPISIMOA_XD25
P10-14	GPIO52_EQEP1S_XD27
P10-16	GPIO50_EQEP1A_XD29
P10-18	GPIO48_ECAP5_XD31
P10-60	GND

3.3 Periferní konektory P10 a P2

Konektory P10 a P2 zpřístupňují uživateli především externí adresovou a datovou sběrnici TMS320F28335. Tabulka Tab. 7 popisuje význam jednotlivých pinů konektoru P10. Konektor P10 má zapojeno jen 20 signálů (P10-1 až P10-18 spolu s P10-59 a P10-60), ostatní jsou nezapojené a nejsou proto v tabulce vypsány. Tab. 8 spolu s Tab. 9 pak ozřejmují význam pinů konektoru P2.

Nepoužité adresové vodiče lze samozřejmě využívat jako GPIO bez vlivu na funkci externího rozhraní (XINTF). Vzhledem k rozšíření velikosti externí paměti je narozdíl od eZdsp modulu využito 18 bitů z adresové sběrnice (XA0 - XA17). Tyto je možné používat jako GPIO pouze v případě, že obětuje možnost přístupu k externí paměti. Z pohledu kompatibility s MLC interface musí být minimálně XA0-XA8 nastaveny jako adresní vodiče.



Obr. 5: Rozmístění pinů konektorů P2 a P10

Tab. 8: Konektor P2 liché piny

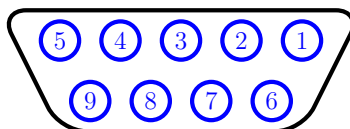
Konektor	Pin MCU
P2-01	+5V
P2-03	GPIO79_XD0
P2-05	GPIO77_XD2
P2-07	GPIO75_XD4
P2-09	GPIO73_XD6
P2-11	GPIO71_XD8
P2-13	GPIO69_XD10
P2-15	GPIO67_XD12
P2-17	GPIO65_XD14
P2-19	GPIO40_XA0_XWE1n
P2-21	GPIO42_XA2
P2-23	GPIO44_XA4
P2-25	GPIO46_XA6
P2-27	GPIO80_XA8
P2-29	GPIO82_XA10
P2-31	GPIO84_XA12
P2-33	GPIO86_XA14
P2-35	GND
P2-37	GPIO36_SCIRXDA_XZCS0n
P2-39	GPIO34_ECAP1_XREADY
P2-41	GPIO35_SCIRXDA_XRNW
P2-43	GPIO38_WE0n
P2-45	+3V3
P2-47	DSP_RSn
P2-49	GND
P2-51	GND
P2-53	GPIO39_XA16
P2-55	GPIO30_CANRXA_XA18
P2-57	GPIO15_XHOLDAn_SCIRXDB_MFSXB
P2-59	NC

Tab. 9: Konektor P2 sudé piny

Konektor	Pin MCU
P2-02	+5V
P2-04	GPIO78_XD1
P2-06	GPIO76_XD3
P2-08	GPIO74_XD5
P2-10	GPIO72_XD7
P2-12	GPIO70_XD9
P2-14	GPIO68_XD11
P2-16	GPIO66_XD13
P2-18	GPIO64_XD15
P2-20	GPIO41_XA1
P2-22	GPIO43_XA3
P2-24	GPIO45_XA5
P2-26	GPIO47_XA7
P2-28	GPIO81_XA9
P2-30	GPIO85_XA11
P2-32	GPIO85_XA13
P2-34	GPIO87_XA15
P2-36	GND
P2-38	GPIO37_ECAP2_XZCS7n
P2-40	GPIO28_SCIRXDA_XZCS6n
P2-42	NC
P2-44	XRDn
P2-46	NC
P2-48	XCLKOUT
P2-50	GND
P2-52	GND
P2-54	GPIO31_CANTXA_XA17
P2-56	GPIO14_TZ3n_XHOLDn_SCITXB_MCLKXB
P2-58	GPIO29_SCITXDA_XA19
P2-60	NC

3.4 CAN konektor

Galvanicky oddělená CAN sběrnice je dostupná na D-SUB 9 konektoru. Rozmístění vývodů je zobrazeno na Obr. 6 a v Tab. 10 je vypsán význam jednotlivých pinů. CAN budič je konfigurovatelný pomocí tří zkratovacích propojek H3 až H5. Funkci propojek shrnuje Tab. 11.



Obr. 6: Číslování D-SUB 9 konektoru, female, pohled zepředu

Tab. 10: Konektor galvanicky odděleného CANu

Konektor	Pin MCU	Význam
H2-01	NC	
H2-02	CANL	CAN1 nebo CAN2 low
H2-03	CAN GND	oddělená CAN zem
H2-04	NC	
H2-05	NC	
H2-06	NC	
H2-07	CANH	CAN1 nebo CAN2 high
H2-08	NC	
H2-09	NC	

Tab. 11: Nastavovací propojky galvanicky odděleného CANu

Propojka	Funkce	Pozn.
H3	Zapojuje terminační rezistor CAN linky	-
H4	Výběr kanálu CAN1 nebo CAN2: CAN1 = otevřená CAN2 = zkratovaná	CAN1 používá GPIO18(P8-25) a GPIO19 (P8-26) CAN2 používá GPIO20(P4-07) a GPIO21 (P4-08)
H5	Osazením propojky povolíme propojení CAN signálů z MCU do CAN budiče	CAN jsou dostupné i na konektorech P8 a P4

4 Závěr

Nově vyvinutý modul s MCU TMS320F28335 představuje cenově dostupný vývojový kit s výše zmíněným MCU plně kompatibilní s aktuálně používanými vývojovými hardwarovými i softwarovými prostředky.

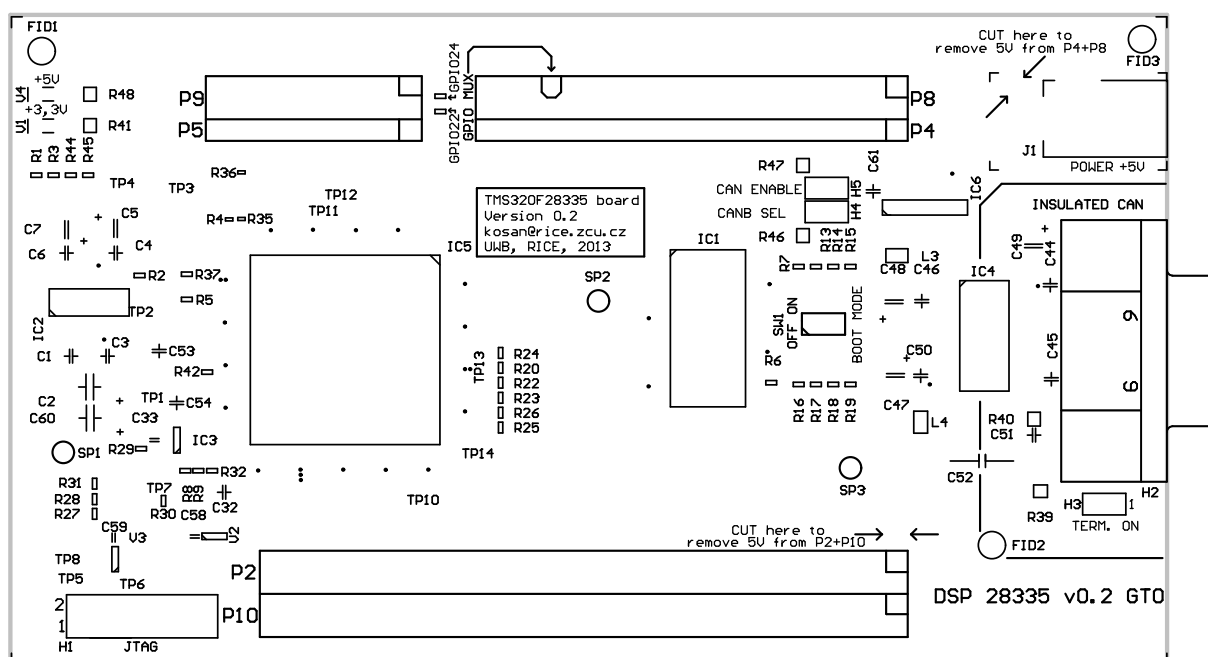
Vyvinutý modul se vyznačuje těmito vylepšeními a vlastnostmi:

- Rozšiřuje dostupnou velikost externí paměti na 512kB.
- Zvyšuje odolnost JTAG rozhraní vůči EMI produkovanému při provozu měničů.
- Umožňuje v základu využít galvanicky oddělenou CAN linku
- Je cenově dostupnější než originální eZdsp modul.
- Je plně vývodově kompatibilní s originálním eZdsp.

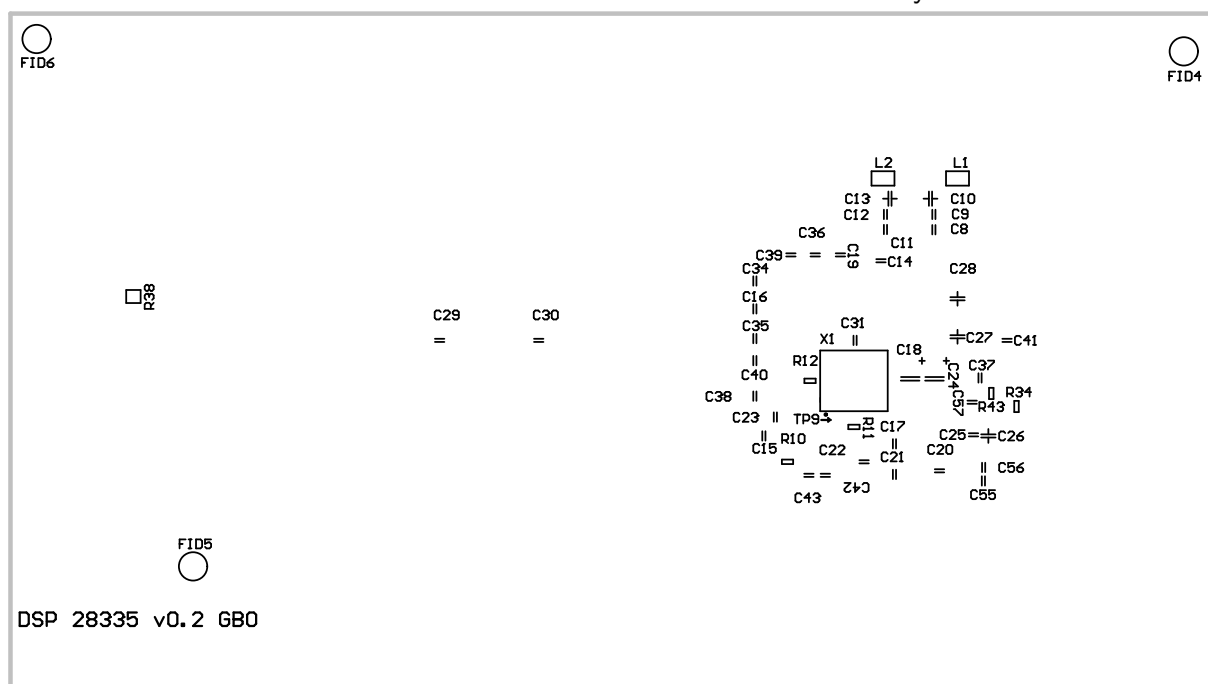
Literatura

- [1] Košan, T., *MLC interface - Vývojový kit pro víceúrovňové měniče s procesorem a FPGA*, výzkumná zpráva č.: 22190-10-2012, RICE, Západočeská univerzita v Plzni, Plzeň 2012
- [2] Spectrum Digital Inc., *eZdspTM F28335 board with Code Composer Studio DSK tools and power supply*, Spectrum Digital Inc., dostupné online: http://www.spectrumdigital.com/product_info.php?products_id=198
- [3] Košan, T., *Nový JTAG emulátor JTAGv3*, výzkumná zpráva č.: 22160-57-10, KEV, Západočeská univerzita v Plzni, Plzeň 2010
- [4] Košan, T., *JTAGv5 - JTAG emulátor nové generace*, výzkumná zpráva č.: 22160-002-2012, KEV, Západočeská univerzita v Plzni, Plzeň 2012

5 Příloha A - Rozmístění součástek na DPS

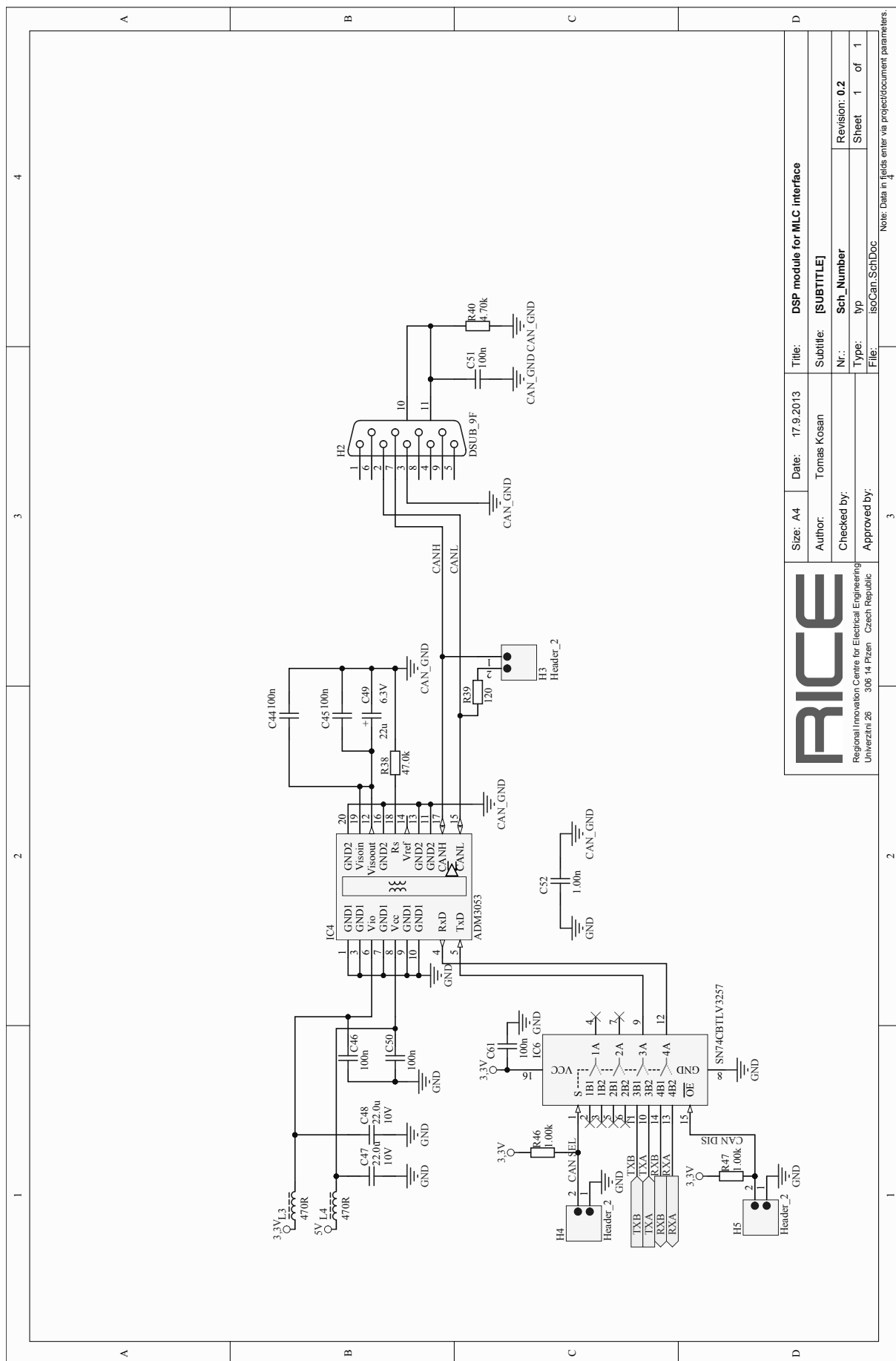


Obr. 7: Pohled na rozmístění součástek z horní strany DPS



Obr. 8: Pohled na rozmístění součástek z dolní strany DPS

6 Příloha B - schéma zapojení



RICE

Regional Innovation Centre for Electrical Engineering
Univerzita 26 306 14 Pízen Czech Republic

Size: A4 Date: 17.9.2013 Title: DSP module for MLC interface

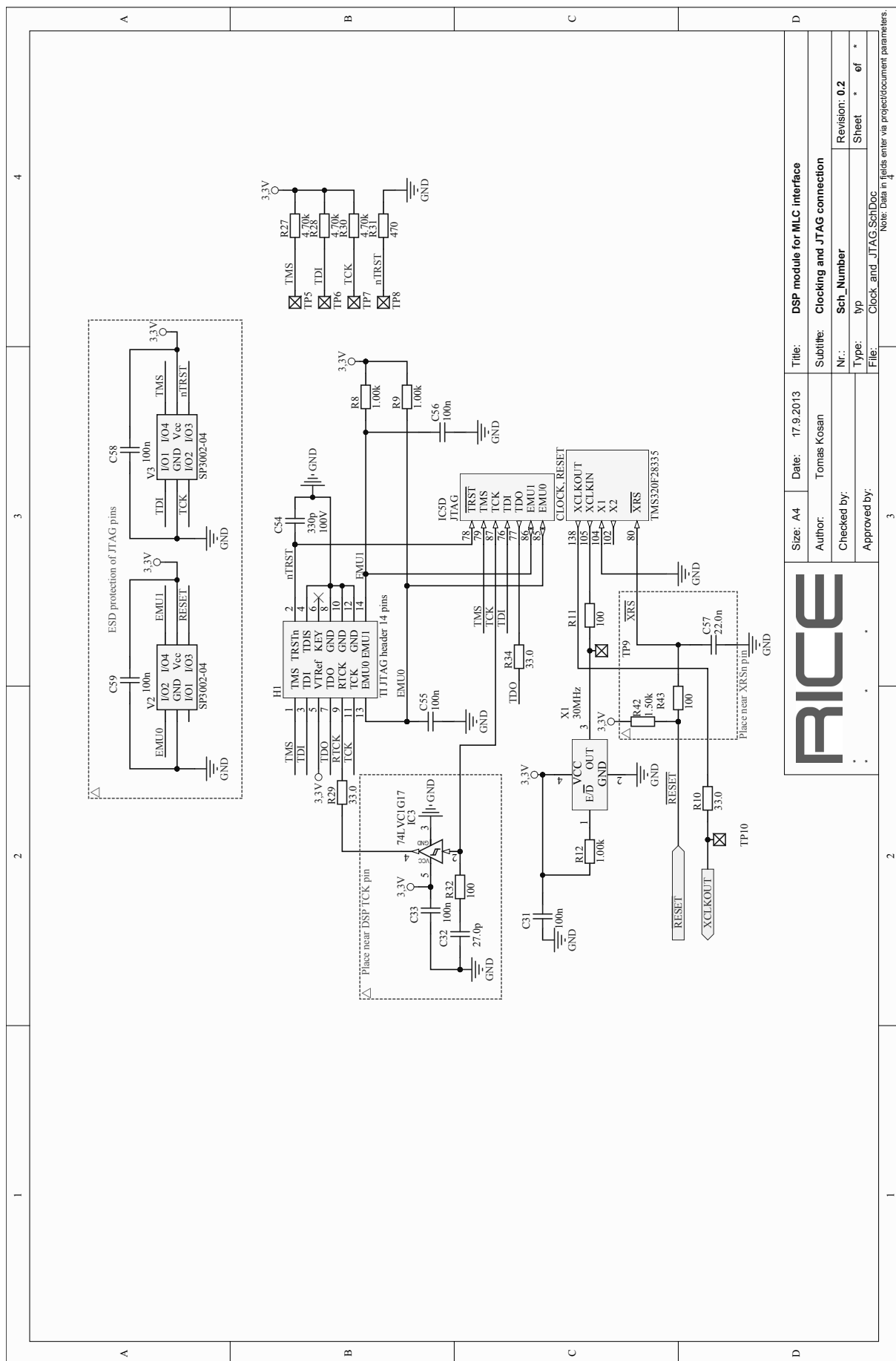
Author: Tomas Kosan Subtitle: [SUBTITLE]

Checked by: Sch_Number Revision: 0.2

Approved by: Type: Sheet 1 of 1

File: isoCan.SchDoc

Note: Data in fields enter via project/document parameters.







S/ae: A3 Author: Tomas Košan Checked by: Approved by:	Date: 17.9.2013 Title: DSP module for MLC interface Subtitle: Top level schematics N.: Type: Sch. Number Type: Typ File:	Revision: 0.2 Sheet: * of * Note: Diagrams enter via project document parameters
--	--	--

