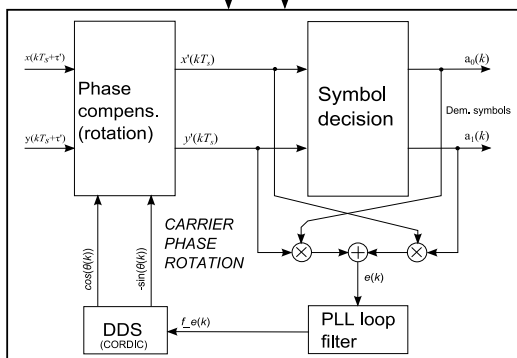
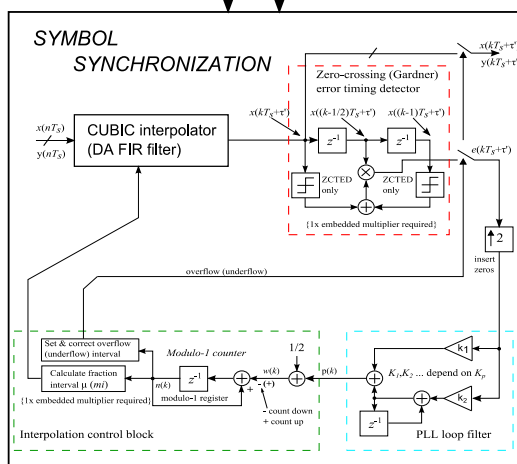
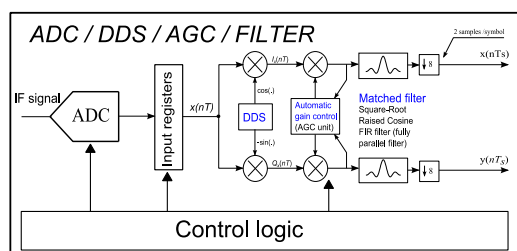


Software

Softwarová implementace koherentního QPSK přijímače ve VHDL pro syntézu na FPGA



► V souladu s definicí uvedenou v dokumentu Úřadu vlády ČR, č.j.: 1417/2013-RVV „Metodika hodnocení výsledků výzkumných organizací a hodnocení výsledků ukončených programů (platná pro léta 2013 až 2015 je uplatňován software „Softwarová implementace koherentního QPSK přijímače ve VHDL pro syntézu na FPGA“.

► Software vznikl v přímé souvislosti s řešením projektu SGS-2012-019 a v rámci specifického výzkumu.

► Implementace koherentního softwarové definovaného QPSK přijímače v jazyce VHDL je určena pro syntézu na hradlovém poli FPGA a obsahuje dále uvedené komponenty. Jedná se o přizpůsobený FIR filtr, blok symbolové synchronizace a blok pro synchronizaci (obnovu) nosné vlny. Implementace byla provedena na vývojovém kitu s Altera Cyclone IV FPGA doplněném o rozšiřující kartu, která obsahuje rychlé AD/DA převodníky. Je možné dle potřeby vzorkovat signál na mezifrekvenčním kmitočtu (testovaná $F_{\text{cent}}=4.57\text{MHz}$) nebo v základním pásmu. Tato vlastnost závisí na použité RF části. Přizpůsobený filtr je řešen jako plně paralelní, je využito zřetězeného zpracování. Blok symbolové synchronizace založený na fázovém závěsu obsahuje interpolátor řešený jako FIR filtr s tzv. Farrow strukturou, kterou lze velice efektivně implementovat na hradlovém poli. Chybový detektor pracuje se 2 vzorky na symbol a je založen na detekci průchodu nulou. Blok synchronizace nosné vlny obsahuje numericky kontrolovaný oscilátor a pro výpočet goniometrických funkcí je využito algoritmu CORDIC. Návrh je řešen jako ryze modulární, parametry tohoto SDR přijímače lze snadno modifikovat a přizpůsobit konkrétní aplikaci. Pro všechny bloky byla provedena kompletní simulace v programu Matlab a následně RTL simulace v programu Modelsim.

EVIDENČNÍ ČÍSLO:

22110 – SW004 – 2014

KONTAKTNÍ OSOBA:

Ing. Pavel Fiala

tel.: 37763 4267

pavelf@kae.zcu.cz

ŘEŠITELSKÉ PRACOVISTĚ:

Západočeská univerzita v Plzni

Fakulta elektrotechnická

Katedra aplikované elektroniky a

telekomunikací