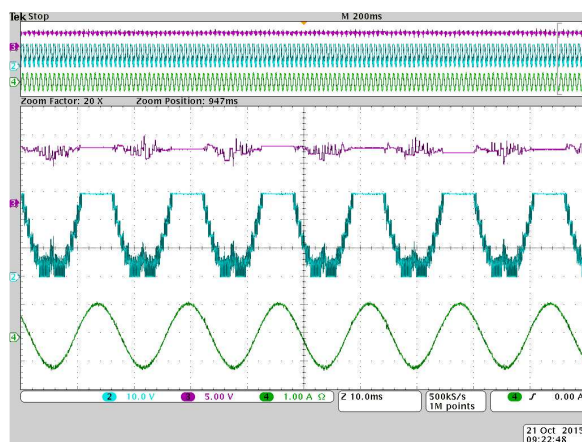
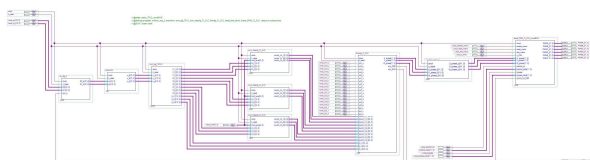
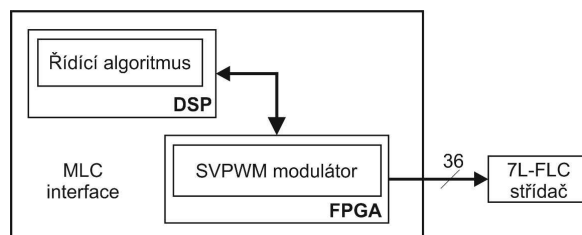


Software

SVPWM modulátor pro řízení sedmiúrovňového střídače typu FLC implementovaný v obvodu FPGA



- ✓ V souladu s definicí uvedenou v dokumentu Úřadu vlády ČR, č.j.: 1417/2013-RVV „Metodika hodnocení výsledků výzkumných organizací a hodnocení výsledků ukončených programů (platná pro léta 2013 až 2015 je uplatňován software „SVPWM modulátor pro řízení sedmiúrovňového střídače typu FLC implementovaný v obvodu FPGA“.
- ✓ Software vznikl v přímé souvislosti s řešením projektů ED2.1.00/03.0094, TAČR 01020455 a SGS-2015-038.
- ✓ Jedná se o software implementovaný do programovatelného logického pole FPGA. Tento software byl navržen pro specifické požadavky řízení sedmiúrovňového měniče FLC.
- ✓ Modulátor je složen z několika bloků, tato úprava vede na zjednodušení samotného návrhu pro různé topologie měničů. Jednotlivé bloky modulátoru plní rámcové funkce: komunikace s nadřazenou řídicí jednotkou (procesor DSP), výpočet algoritmu NovelSVM, přemapování na reálné spínací kombinace střídače, časování spínací sekvence, dodržení mrtvých časů během přepínání komplementárních dvojic, kódování výstupních řídicích signálů, komunikace s podřízenou výkonovou jednotkou střídače (7L-FLC).

EVIDENČNÍ ČÍSLO:

22190 – SW002– 2015

KONTAKTNÍ OSOBA:

Ing. Tomáš Glasberger, Ph.D.

tel.: 377634442

tglasber@rice.zcu.cz

ŘEŠITELSKÉ

PRACOVISTĚ:

Západočeská univerzita v Plzni

Fakulta elektrotechnická

Katedra elektromechaniky a

výkonové elektroniky

Univerzitní 8, 306 14 Plzeň