

MISHA - propojovací modul pro MLC interface a měniče SHRack

Pracoviště: RICE
Číslo dokumentu: 22190 – 034 – 2020
Typ zprávy: Výzkumná zpráva
Řešitelé: Ing. Tomáš Košan, Ph.D.
Hlavní řešitel: Prof. Ing. Zdeněk Peroutka, Ph.D.
Počet stran: 18
Datum vydání: 1. 12. 2020
Oborové zařazení: 2.2 Electrical engineering, Electronic engineering, Information engineering - Electrical and electronic engineering

Zadavatel / zákazník:

Zpracovatel / dodavatel:

Západočeská univerzita v Plzni
Regionální inovační centrum elektrotechniky
Univerzitní 8
306 14 Plzeň

Kontaktní osoba:

Ing. Tomáš Košan, Ph.D.
tel. 377634136
kosan@fel.zcu.cz

Tato práce vznikla s podporou projektu TH03020265

Anotace

Tato výzkumná zpráva se zabývá popisem redukční desky plošného spoje, která slouží k připojení měničů SHRack k MLC interface.

Klíčová slova

Elektronika, SHRACK, MLC interface

Název zprávy v anglické jazyce / Report title

MISHA - MLC interface to SHRACK reductor

Anotace v anglickém jazyce / Abstract

This research report deals with description of reduction PCB which is needed for connection between MLC interface and SHRack converter.

Klíčová slova v anglickém jazyce / Keywords

Electronics, SHRACK, MLC interface

Seznam symbolů a zkratk

GND	GrouND
PCB	Printed Circuit Board
DPS	Deska Plošného Spoje
SHRack	
MLC interface	Multi Level Converter interface
MISHA	MLC Interface to SHRAck

Obsah

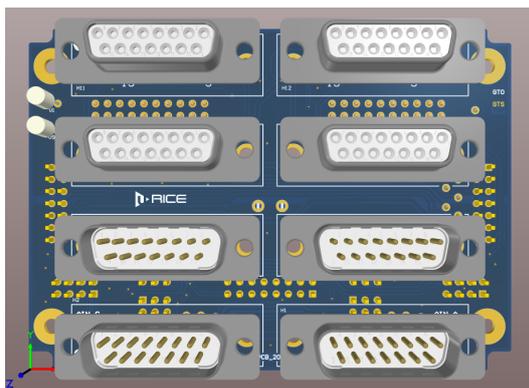
1 Úvod	5
2 Hardware	6
2.1 PWM konektory	6
2.2 Analogové vstupy	9
2.3 UIO konektory	12
3 Závěr	13

1 Úvod

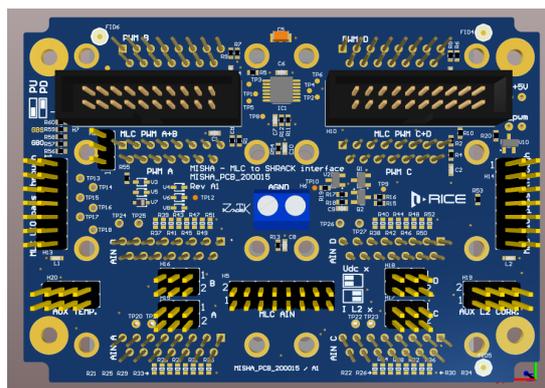
Tato práce popisuje redukční desku mezi měnič SHRAck a MLC interface. Tato redukce je nutná, neboť SHRAck má PWM vstupy a analogové výstupy vyvedeny na konektory typu CANON (DSUB-15), ale MLC interface používá řadové konektory s roztečí 2,54 mm. Každá redukce MISHA (**MLC Interface to SHRAck**) umožňuje k MLC interface připojit jeden kompletní SHRAck měnič, který obsahuje čtyři plně řízené H-můstky.

Každý SHRAck měnič poskytuje čtyři měření na jeden H-můstek, avšak MLC interface má omezený počet analogových vstupů, redukce MISHA pak umožňuje zvolit měřená data v závislosti na realizované topologii měniče (víceúrovňová versus vícefázová). Na jeden MLC interface lze zapojit až čtyři redukční desky MISHA, tzn. až čtyři měniče SHRAck, to je až 16 H-můstků zapojených do libovolné topologie (i mixované sério-paralelní řazení).

PCB rozměrově uzpůsobena na budoucí zabudování do 2U racku spolu s MLC interface, čímž se vytvoří kompaktní řídicí jednotka pro SHRAck měniče.



Obr. 2.1: Přední strana redukce MISHA



Obr. 2.2: Zadní strana redukce MISHA

2 Hardware

Redukční deska MISHA je navržena jako dvojrvtvá oboustraně osazovaná, kdy na přední straně jsou výhradně D-SUB konektory pro připojení k měniči SHRack (Obr. 2.1) a zadní strana má osazeny konektory k připojení k MLC interface a konfigurační zkratovací propojky (jumpery) viz Obr. 2.2.

Fyzické rozmístění konektorů je zjevné z Obr. 2.3, resp. Obr. 2.4. Každý konektor má u sebe popisek, na který je odkazováno v dalším textu, stručný popis konektorů pro MLC interface je v Tab. 2.1.

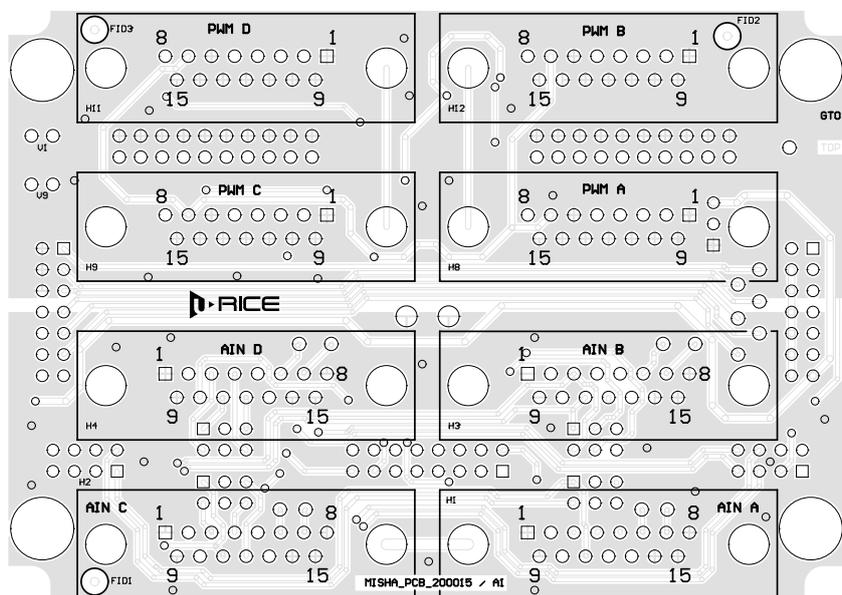
Deska má pouze dva indikační prvky V1 a V9, které indikují přítomnost dvou potřebných napájecích napětí +5 V, resp. +15 V. Obě tato napětí poskytuje MLC interface a není potřeba žádný externí zdroj. Napětí +5 V je poskytováno z MLC interface přes konektory UIO (MISHA), resp. I/O CPLD (MLC interface). Napájení +15 V je poskytováno přes PWM brány a je nutná menší úprava na straně MLC interface, viz sekce 2.1.

Kompletní schéma redukční desky MISHA je uvedeno na konci tohoto dokumentu.

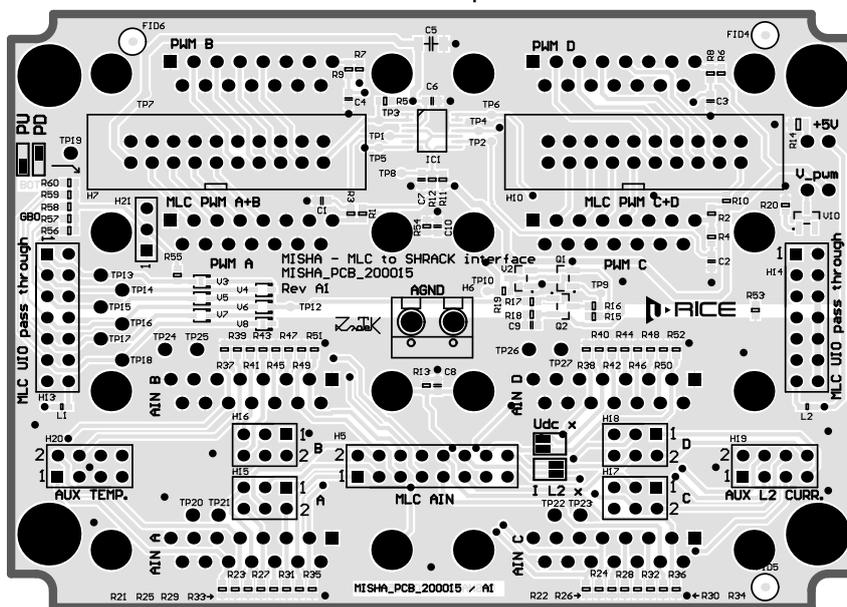
2.1 PWM konektory

PWM výstupy z MLC interface jsou dostupné na konektorech H8, H9, H11, H12 (Tab. 2.2) na přední straně PCB. Navazující tabulka Tab. 2.3 shrnuje mapování jednotlivých tranzistorů SHRack měniče na konkrétní piny 20-ti pinových konektorů H7 a H10, které slouží k přímému připojení na PWM brány MLC interface. Signály nFAULTAB a nFAULTCD jsou sloučené výstupy komparátorů FAULT signálů z jednotlivých dvojic H můstků.

PWM konektor H7 (PWM A+B) zároveň pomocí svého pinu 1 přivádí napájení +15 V na komparátory FAULT signálů. Na MLC interface v0.3 je nutné osadit u příslušného konektoru



Obr. 2.3: Rozmístění konektorů na přední straně redukce MISHA



Obr. 2.4: Rozmístění konektorů na zadní straně redukce MISHA

Tab. 2.1: Popis funkce konektorů pro MLC interface

Konektor	Funkce	Popis
H7	MLC PWMA + PWMB	Zde jsou vyvedené PWM signály z konektorů PWMA (H8) + PWMB (H12). Zároveň tento konektor přivádí na PCB MISHA +15 V.
H10	MLC PWMC + PWMD	Zde jsou vyvedené PWM signály z konektorů PWMC (H9) + PWMD (H11)
H13	MLC UIO	Propojení na UIO konektor na MLC interface
H14	MLC UIO	Propojení na další PCB MISHA
H20	MLC analog. vstup - teploty	Doplňkový analogový vstup, poskytuje změřené teploty každého můstku
H19	MLC analog. vstup - I_{L2}	Doplňkový analogový vstup, poskytuje proudy I_{L2} z každého můstku
H5	MLC analog. vstup - $I_{L1} + U_{dc} I_{L2}$	Hlavní konektor pro analogový vstup MLC interface, konfigurovatelný pro měření U_{dc} nebo I_{L2} .

nulový odpor R178 nebo R220 v případě PWM bran z DSP nebo R245.x pro PWM brány ovládané z FPGA. Zároveň PWM brány MLC interface musí být nastaveny na výstupní úrovní 15V logiky (volbou Vout na MLC interface). **Bez napájecího napětí +15V není možné SHRack měnič odblokovat.**

Tab. 2.2: Popis funkce PWM konektorů pro SHRack

Konektor	Funkce
H8	PWMA SHRack (prvky T1A, B1A, T2A, B2A)
H12	PWMB SHRack (prvky T1B, B1B, T2B, B2B)
H9	PWMC SHRack (prvky T1C, B1C, T2C, B2C)
H11	PWMD SHRack (prvky T1D, B1D, T2D, B2D)

2.2 Analogové vstupy

Tab. 2.4 popisuje analogové konektory na přední straně redukce MISHA. Každý SHRack poskytuje diferenciální analogové signály, na nich jsou dostupné měřené proudy každého páru tranzistorů (I_{L1} pro dvojici tranzistorů T_1 a B_1 a I_{L2} pro T_2 a B_2), měření napětí stejnosměrného meziobvodu U_{dc} a také měření teploty výkonového polovodičového modulu.

MLC interface má pro jeden SHRack k dispozici pouze 8 analogových vstupů a vždy se měří proud I_{L1} všech čtyř H-můstků. Zbývá čtyři měření jsou konfigurovatelná, lze si vybrat mezi měřením U_{dc} nebo proudem I_{L2} a to u každého H můstku nezávisle. Na zadní straně PCB jsou z tohoto důvodu umístěny konfigurační propojky H15, 16, 17, 18, které umožňují výběr měřené hodnoty (I_{L2} nebo U_{dc}) viz Tab. 2.6.

Na desce MISHA jsou ještě doplňkové analogové konektory H20 a H19, na které jsou vyvedeny teploty (Tab. 2.8) a proudy I_{L2} (Tab. 2.7).

Konektor analogových signálů je nutno zapojit buď na straně MLC interface nebo na straně MISHA opačně, jinak budou otočeny polarity měřených veličin.

Na PCB MISHA jsou u analogových konektorů připraveny footprinty pro pull-down odpory, které nejsou v základu osazené a slouží pro přizemnění analogových vstupů MLC interface - eliminace vlivu parazitních souhlasných proudů.

Konektor H6 je spojen s analogovou zemí, která slouží jako referenční bod pro měření.

Tab. 2.3: Mapování PWM konektorů H10 a H7 na tranzistory měničů SHRack

Pin	Signál	Pin	Signál	Pin	Signál	Pin	Signál
H7-1	V_PWM	H7-2	GND	H10-1	NC	H10-2	GND
H7-3	T1A	H7-4	GND	H10-3	T1C	H10-4	GND
H7-5	B1A	H7-6	GND	H10-5	B1C	H10-6	GND
H7-7	T2A	H7-8	GND	H10-7	T2C	H10-8	GND
H7-9	B2A	H7-10	GND	H10-9	B2C	H10-10	GND
H7-11	T1B	H7-12	GND	H10-11	T1D	H10-12	GND
H7-13	B1B	H7-14	GND	H10-13	B1D	H10-14	GND
H7-15	T2B	H7-16	GND	H10-15	T2D	H10-16	GND
H7-17	B2B	H7-18	GND	H10-17	B2D	H10-18	GND
H7-19	nFAULTAB	H7-20	GND	H10-19	nFAULTCD	H10-20	GND

Tab. 2.4: Popis funkce konektorů pro SHRack

Konektor	Funkce
H1	AIN A SHRack
H3	AIN B SHRack
H2	AIN C SHRack
H4	AIN D SHRack

Tab. 2.5: Přřazení signálů z předních konektorů na konektor H5 pro MLC interface

Pin	Signál	Pin	Signál
H5-2	lmeas_L1_pos_A	H5-1	lmeas_L1_neg_A
H5-4	UI_pos_A	H5-3	UI_neg_A
H5-6	lmeas_L1_pos_B	H5-5	lmeas_L1_neg_B
H5-8	UI_pos_B	H5-7	UI_neg_B
H5-10	lmeas_L1_pos_C	H5-9	lmeas_L1_neg_C
H5-12	UI_pos_C	H5-11	UI_neg_C
H5-14	lmeas_L1_pos_D	H5-13	lmeas_L1_neg_D
H5-16	UI_pos_D	H5-15	UI_neg_D

Tab. 2.6: Popis funkce přepínačů měření

Konektor	Funkce	Popis
H15	Přepínání mezi I_{L2} nebo U_{dc} můstek A	Kombinace propojení pinů 1+3 a 2+4 vybírá I_2 , 3+5 a 4+6 vybírá U_{dc} .
H16	Přepínání mezi I_{L2} nebo U_{dc} můstek B	Kombinace propojení pinů 1+3 a 2+4 vybírá I_2 , 3+5 a 4+6 vybírá U_{dc} .
H17	Přepínání mezi I_{L2} nebo U_{dc} můstek C	Kombinace propojení pinů 1+3 a 2+4 vybírá I_2 , 3+5 a 4+6 vybírá U_{dc} .
H18	Přepínání mezi I_{L2} nebo U_{dc} můstek D	Kombinace propojení pinů 1+3 a 2+4 vybírá I_2 , 3+5 a 4+6 vybírá U_{dc} .

Tab. 2.7: Pomocný analogový konektor H19

Pin	Signál	Pin	Signál
H19-2	lmeas_L2_pos_A	H19-1	lmeas_L2_neg_A
H19-4	lmeas_L2_pos_B	H19-3	lmeas_L2_neg_B
H19-6	lmeas_L2_pos_C	H19-5	lmeas_L2_neg_C
H19-8	lmeas_L2_pos_D	H19-7	lmeas_L2_neg_D

Tab. 2.8: Pomocný analogový konektor H20

Pin	Signál	Pin	Signál
H20-2	Temp_meas_pos_A	H20-1	Temp_meas_neg_A
H20-4	Temp_meas_pos_B	H20-3	Temp_meas_neg_B
H20-6	Temp_meas_pos_C	H20-5	Temp_meas_neg_C
H20-8	Temp_meas_pos_D	H20-7	Temp_meas_neg_D

2.3 UIO konektory

Konektory H13 a H14 (MLC UIO pass through) slouží k propojení s konektorem I/O CPLD (H14) na MLC interface. Pomocí UIO signálů, z pohledu MLC interface se UIO ovládají pomocí registrů, které jsou dostupné ve struktuře `pMLC_cpld_write->UIO_DATA`, se ovládá reset driverů měniče SHRAck. Výběr signálu, který resetuje drivery se provádí volitelným osazením jedné nebo více diod V3 až V7 na zadní straně PCB MISHA. V3 odpovídá signálu UIO0, V4 UIO1 atd.

Z pohledu MLC interafce se pak SHRAck uvede do resetu (tj. zablokují se drivery výkonových prvků a odmažou případné FAULT signály) zápisem log.0 do příslušného bitu a zápisem log.1 se SHRAck odblokuje. Tento signál je společný pro jeden celý SHRAck měnič. CPLD I/O signály jsou defaultně nastaveny jako vstup, před použitím pro ovládání reset signálu je třeba příslušný UIO přepnout do módu výstup. Příklad kódu:

```
// reset drivers by default
pMLC_cpld_write->UIO_DATA.bit.UIO4 = 0;
// set UIO4 as output
pMLC_cpld_write->UIO_CONFIG.bit.DIR4 = 1;
...

// reset drivers
pMLC_cpld_write->UIO_DATA.bit.UIO4 = 0;
...
// release drivers from reset
pMLC_cpld_write->UIO_DATA.bit.UIO4 = 1;
...
```

Jumper H21 slouží k volbě defaultní úrovně na UIO signálech, doporučeno je jej dát do pozice pull-down (propojit H21-1 a H21-2).

Konektory UIO jsou dva, jeden konektor se propojí s MLC interface (je jedno který) a druhý se potom použije pro propojení do případné další desky MISHA. Tím se eliminuje potřeba rozvojek pro UIO signály a zároveň je možné více měničů resetovat nezávisle nebo naopak společně.

3 Závěr

Popisovaná redukční deska MISHA slouží k jednoduchému propojení MLC interface s měničem SHRack a to jak z pohledu PWM výstupů, tak analogových vstupů. Zároveň zajišťuje level shifting jak pro FAULT signály z měniče, tak pro reset signál pro drivery. Modulární provedení, 1xMISHA = 1xSHRack umožňuje k MLC interface připojit až čtyři měniče SHRack (tj. 16 H-místků).

Seznam obrázků

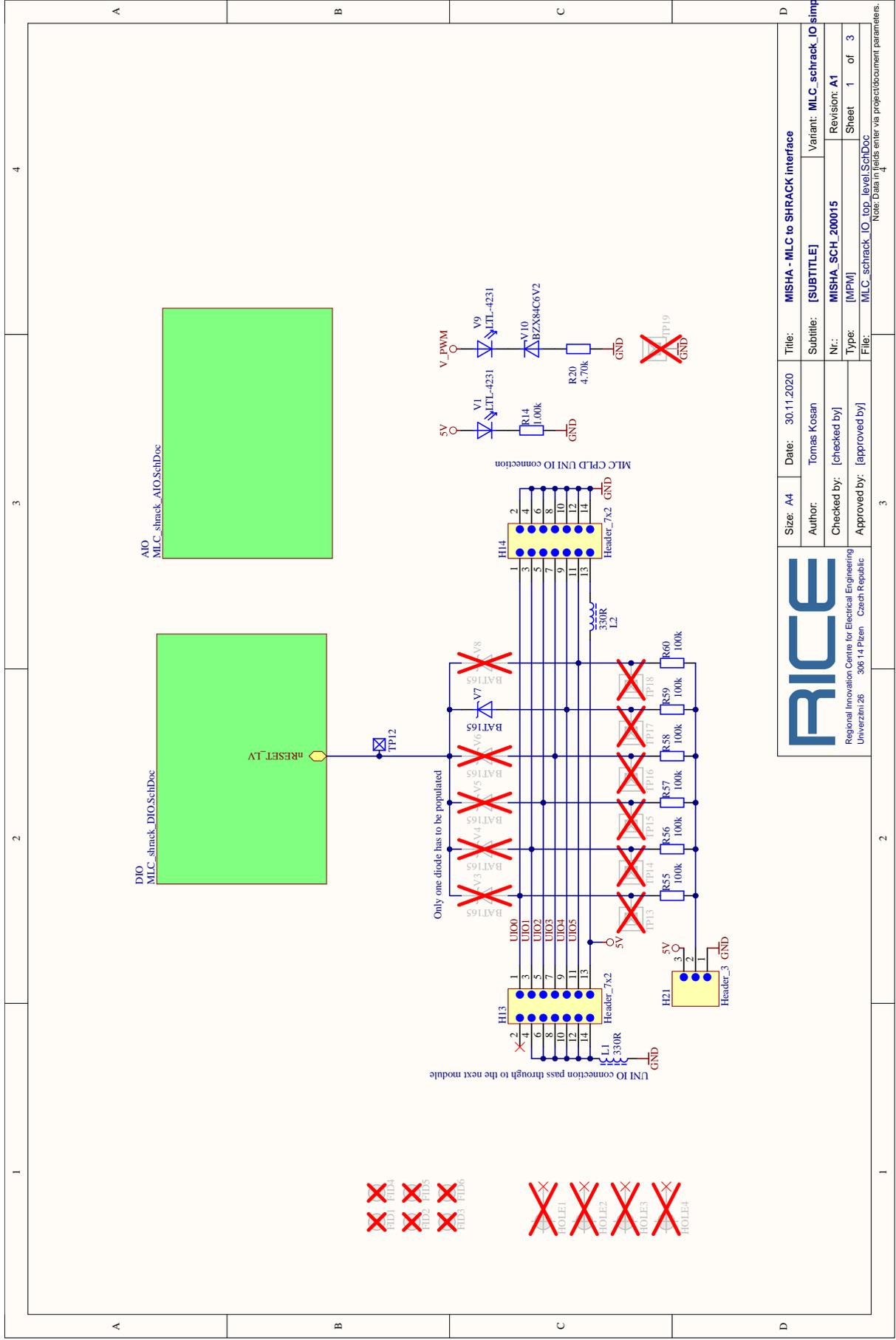
2.1	Přední strana redukce MISHA	6
2.2	Zadní strana redukce MISHA	6
2.3	Rozmístění konektorů na přední straně redukce MISHA	7
2.4	Rozmístění konektorů na zadní straně redukce MISHA	7

Seznam tabulek

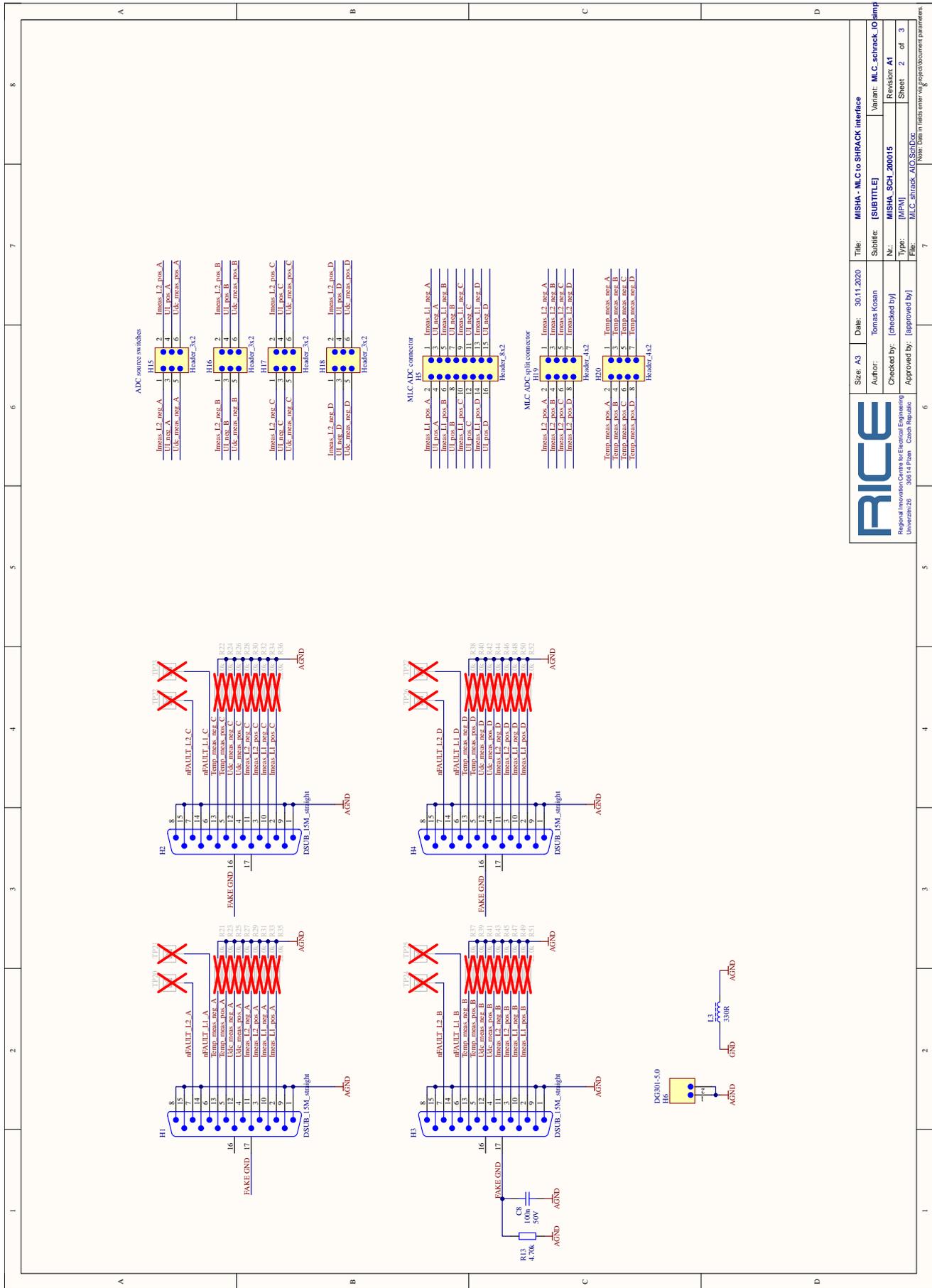
2.1	Popis funkce konektorů pro MLC interface	8
2.2	Popis funkce PWM konektorů pro SHRack	9
2.3	Mapování PWM konektorů H10 a H7 na tranzistory měničů SHRack	10
2.4	Popis funkce konektorů pro SHRack	10
2.5	Přiřazení signálů z předních konektorů na konektor H5 pro MLC interface	10
2.6	Popis funkce přepínačů měření	11
2.7	Pomocný analogový konektor H19	11
2.8	Pomocný analogový konektor H20	11

Historie revizí

Rev.	Kapitola	Popis změny	Datum	Jméno
1	Všechny	První verze	4.12.2020	Tomáš Košan



 <p>Regional Innovation Centre for Electrical Engineering Univerzity 26 306 14 Pízen Czech Republic</p>		Size: A4 Author: Tomáš Kosián Checked by: [checked by] Approved by: [approved by]	Date: 30.11.2020 Title: MISHA - MLC to SHRACK interface
		Variant: MLC_schrack_IO simp Nr.: MISHA_SCH_200015 Type: [WPM] File: MLC_schrack_IO_top_level.SchDoc	Revision: A1 Sheet 1 of 3 Note: Data in fields enter via project/document parameters.



Size: A3	Date: 30.11.2020	Title: MISHA - MLC to SHRACK interface
Author: Tomas Kosam	Subtitle: [SUBTITLE]	Variant: MLC schrack IOImp
Checked by: [Inkblot]	Nr.: MISHA_SCH_200015	Revision: A1
Approved by: [Inkblot]	Type: [MPL]	Sheet: 2 of 3
	File: MLC_Shrack_ADC_SchDoc	
	7	



